

МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ

УЧРЕЖДЕНИЕ ОБРАЗОВАНИЯ

«БРЕСТСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

КАФЕДРА «ЭВМ И СИСТЕМЫ»

ТЕСТЕР
КОМБИНАЦИОННЫХ СХЕМ

Методические указания

к курсовому проектированию

по дисциплине «Схемотехника цифровых устройств»

для студентов специальности

1-36 04 02 «Промышленная электроника»

Брест 2017

УДК 621.3.049.77

В методических указаниях приведены рекомендации к курсовому проектированию по дисциплине «Схемотехника цифровых устройств», задание на курсовое проектирование и его трактовка, структурная электрическая схема разрабатываемого устройства и описание работы каждого узла. Рассмотрены общие требования к функциональному проектированию, основы проектирования принципиальной схемы, а также даются рекомендации по разработке основных разделов, излагаются требования по оформлению пояснительной записки и чертежей.

Ил.- 36, табл.- 6, список лит.- 8 назв.

Составитель: А. А. Склипус, ст. преподаватель

СОДЕРЖАНИЕ

Стр.

1	ЦЕЛЬ И ЗАДАЧИ КУРСОВОГО ПРОЕКТИРОВАНИЯ.....	4
2	ОБЩИЕ ТРЕБОВАНИЯ.....	4
2.1	Трактовка задания.....	5
2.2	Структура и объем пояснительной записки.....	9
2.3	Требования к оформлению пояснительной записки.....	11
2.4	Требования к оформлению графической части.....	17
3	СТРУКТУРНОЕ ПРОЕКТИРОВАНИЕ.....	27
3.1	Анализ исходных данных.....	29
3.2	Разработка структурной схемы.....	33
4	ФУНКЦИОНАЛЬНОЕ ПРОЕКТИРОВАНИЕ.....	37
4.1	Общие требования к функциональному проектированию.....	37
4.2	Генератор тестовых наборов.....	40
5	РАЗРАБОТКА ПРИНЦИПИАЛЬНОЙ СХЕМЫ.....	43
5.1	Основы проектирования принципиальных схем.....	43
5.2	Генератор тестовых наборов.....	43
5.3	Тактирование узлов тестера.....	50
	ЛИТЕРАТУРА.....	52
	Приложение А - Титульный лист пояснительной записки.....	53
	Приложение Б - Оформление листа содержания.....	54
	Приложение В - Основная надпись чертежа (формат А1).....	55

1 ЦЕЛЬ И ЗАДАЧИ КУРСОВОГО ПРОЕКТИРОВАНИЯ

Целью курсового проектирования является самостоятельная разработка схемотехники тестера комбинационных схем на базе знаний, полученных в ходе изучения теории и при выполнении лабораторных работ по дисциплине «Цифровая электроника» [1]. Таким образом, логически завершается изучение дисциплины.

В ходе курсового проектирования решаются следующие задачи:

- систематизируются, закрепляются и углубляются теоретические знания и практические навыки по дисциплине;
- приобретаются умения и навыки самостоятельного планирования и выполнения проектных работ при решении инженерных задач;
- совершенствуются методы разработки и приемы оформления конструкторской документации, отражающей принятые технические решения;
- развиваются способности студента последовательно и сжато излагать описания различных аспектов спроектированного устройства, аргументировано защищать принятые технические решения.

2 ОБЩИЕ ТРЕБОВАНИЯ

Проектирование выполняется по единой тематике, варианты которой образуются путем задания различных числовых характеристик разрабатываемого устройства, внутренних структур и основных принципов функционирования, различных транзисторных логик для интегральных элементов.

В процессе работы осуществляется схемотехническое проектирование тестера – разрабатывается электрическая принципиальная схема, обосновывается и выбирается состав элементов, рассчитываются электрические цепи, согласовываются электрические уровни и нагрузочные способности элементов.

Ответственность за достоверность данных, содержащихся в отчетных материалах курсового проектирования, несет студент-исполнитель (разработчик) [2].

2.1 Трактовка задания

Каждому студенту выдается лист индивидуального задания на курсовое проектирование. На рисунке 2.2 показана первая страница листа задания. В п.1 задания указывается тема проекта, которая переносится на титульный лист и в основную надпись на листе содержания пояснительной записки. Согласно п.2 задания пояснительная записка и графический материал должны быть завершены к указанной дате и студент должен быть готов к их защите.

В п.3 задания приводятся исходные данные, необходимые для проектирования. В первом абзаце описывается принцип функционирования проектируемого устройства, который иллюстрируется рисунком 2.1 [3]. Тестовые наборы из генератора поступают одновременно на эталонный объект и объект контроля. Их выходные реакции поступают на схему сравнения, которая индицирует разряды с несоответствующими значениями. Схема контроля эталонного объекта следит за его выходами и подсчитывает количество единиц на каждом выходе. Если их количество отличается от указанного в задании значения, включается соответствующий выходу индикатор. Это позволяет обнаружить неисправность в работе эталонного объекта.

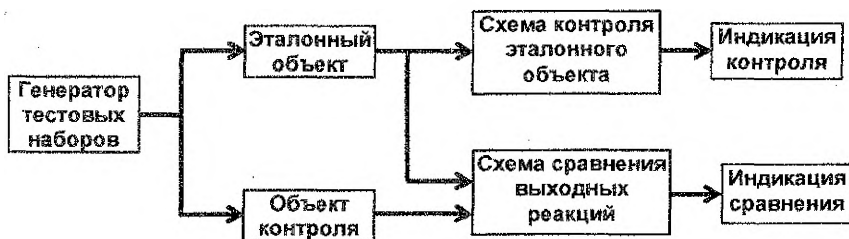


Рисунок 2.1 – Обобщенная структура устройства контроля

Второй абзац п.3 задания требует применения схемы управления, которая обеспечит согласованную работу остальных блоков и имеет ручные органы (кнопки, переключатели и т.п.) для установки предусмотренных режимов работы тестера.

УЧРЕЖДЕНИЕ ОБРАЗОВАНИЯ
"БРЕСТСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ"

Факультет ПДУ и Ф

"УТВЕРЖДАЮ"

Зав. кафедрой ЭВМ и С _____

(подпись)

" 15 " апреля 2011 г.

ЗАДАНИЕ
по курсовой работе

Студент *Петров Иван Сидорович, гр. ПЭ-2*

1. Тема проекта "*Тестер комбинационных схем*"

2. Сроки сдачи студентом законченного проекта 15.09.2011

3. Исходные данные к проекту

Функции тестера: генерация тестового набора и выдача его на объект контроля и эталонный объект; сравнение ответных реакций объекта контроля и эталонного объекта; контроль и индикация хода процесса контроля и результатов контроля; контроль работы эталонного объекта.

Тестер должен иметь отдельные цепи установки в исходное состояние и пуска работы. Процесс тестирования должен проходить в автоматическом режиме. Работа тестера должна синхронизироваться от тактового генератора. На время подключения контролируемого блока к тестеру (и отключения) его выходные цепи должны отключаться от источников сигналов (переходить в третье состояние).

Тестер должен проектироваться по модульному принципу с установкой соединительных разъемов между модулями.

Разрядность объекта контроля – $N_{об}$ = 11, $N_{эл.б.}$ = 8, элементная база – КМДП, генератор тестов – ПЗУ, объем теста в словах – 55, количество единиц в выходных разрядах: $N_1 = 5$, $N_2 = 10$, $N_3 = 7$, $N_4 = 17$, $N_5 = 12$, $N_6 = 11$, $N_7 = 1$, $N_8 = 3$, $N_9 = -$

Тактовая частота $F_{т}$ рассчитывается максимально большой с учетом того, что задержка распространения сигнала в объекте контроля (и эталонном объекте) равна задержке распространения сигнала в разрабатываемом устройстве.

4. Содержание расчетно-поисковой записки (перечень подмеченных разработке вопросов)

ВВЕДЕНИЕ

1 СТРУКТУРНОЕ ПРОЕКТИРОВАНИЕ

1.1 Анализ исходных данных

1.2 Разработка структурной схемы

2 ФУНКЦИОНАЛЬНОЕ ПРОЕКТИРОВАНИЕ

3 РАЗРАБОТКА ЭЛЕКТРИЧЕСКОЙ ПРИНЦИПИАЛЬНОЙ СХЕМЫ

ЗАКЛЮЧЕНИЕ

ЛИТЕРАТУРА

Рисунок 2.2 – Первая страница листа задания

Третий абзац п.3 задания требует применить модульный принцип построения тестера. Т.е., разделить структуру проектируемого устройства на модули и предусмотреть разъемы для их электрического соединения. Эталонный объект и объект контроля являются идентичными и должны иметь возможность замены. Поэтому они должны подключаться к тестеру через разъемы. Деление на модули оставшейся части структуры тестера определяется обоснованными решениями разработчика. Остальная часть п.3 задания содержит индивидуальные характеристики проектируемого устройства, которые должны быть проанализированы в п. «1.1 Анализ исходных данных» пояснительной записки

В п.4 задания приводится обязательное содержание расчетно-пояснительной записки, разделы которой дополнительно могут делиться студентом на пункты с целью повышения структурированности излагаемого материала.

На рисунке 2.3 показана вторая страница листа задания. В п.5 задания требуется разработать электрическую принципиальную схему тестера. На этом же чертеже размещается перечень элементов и технические требования. Поэтому для чертежа необходимо использовать лист формата А1. Если размера одного листа недостаточно, необходимо продолжить чертеж на следующем листе.

В п.6 задания указывается преподаватель, осуществляющий консультирование по всем вопросам курсового проектирования и являющийся руководителем курсового проектирования. Для получения консультации необходимо ознакомиться с графиком консультаций, который вывешивается на доске объявлений кафедры «ЭВМ и С». Для оперативного получения консультации преподаватель может сообщить студентам личный почтовый электронный адрес и номер личного мобильного телефона.

В п.7 задания указана дата готовности задания для выдачи студенту. Руководитель курсового проектирования выдает задание только непосредственно студенту – исполнителю под роспись. Передавать задания через других лиц не разрешается.

В п.8 задания приводится рекомендуемый график выполнения проектных работ. Соблюдение графика обеспечит завершение необходимых работ к указанному в п.2 задания сроку и своевременную защиту проекта.

5. Перечень графического материала (с точным указанием обязательных чертежей)

Тестер. Схема электрическая функциональная
Тестер. Схема электрическая принципиальная

6. Консультанты по проекту

Ст. преподаватель каф. "ЭВМ и С" Сопитус А.А.

7. Дата выдачи задания 20 апреля 2011 г.

8. Календарный график работы над проектом на весь период проектирования (с указанием сроков выполнения и трудоемкости отдельных этапов)

04.05.11	<i>Введение. Раздел 1</i>	<i>(20%)</i>
02.06.11	<i>Раздел 2</i>	<i>(20%)</i>
19.07.11	<i>Раздел 3</i>	<i>(20%)</i>
04.09.11	<i>Заключение. Чертеж</i>	<i>(20%)</i>
12.09.11	<i>Оформление</i>	<i>(20%)</i>

Руководитель _____
(подпись)

Задание принял к исполнению _____
(дата и подпись студента)

Рисунок 2.3 – Вторая страница задания

2.2 Структура и объем пояснительной записки

Пояснительная записка описывает процесс и результаты проектирования. Она должна содержать в указанном ниже порядке следующее:

- титульный лист;
- лист задания;
- лист содержания с основной надписью;
- лист введения;
- основную часть – листы разделов 1, 2 и 3, согласно п.4 задания;
- лист заключения;
- лист списка использованных литературных источников;
- приложение А – чертеж электрической принципиальной схемы.

Титульный лист является первым листом пояснительной записки и содержит основные сведения о вузе, теме, авторе и руководителе. Номер на нем не указывается, но он учитывается в общей нумерации страниц.

Лист задания выдается руководителем курсового проектирования и не требует дополнительного оформления. В пояснительной записке задание является вторым листом. Оно не нумеруется, но учитывается в общей нумерации страниц.

Содержание пояснительной записки приводится на третьем листе и должно отражать полный перечень всех заглавий разделов, пунктов и приложений пояснительной записки с указанием соответствующих начальных номеров страниц.

Во введении необходимо объяснить цель курсового проектирования, раскрыть назначение разрабатываемого тестера, очертить область его применения и описать планируемые результаты работы.

В первом разделе описывается проектирование структуры тестера. Для этого выполняется анализ исходных данных из задания и литературных источников на предмет возможных вариантов осуществления контроля комбинационных схем. По результатам анализа данных своего варианта задания необходимо выбрать (обосновать) основные структурные блоки проектируемого тестера, разработать его структурную схему и привести ее в виде рисунка в пояснительной записке, дать полное описание работы тестера в соответствии с разработанной структурной схемой и нарисовать схему работы тестера (по ГОСТ 19.701-90).

В разделе функционального проектирования необходимо для каждого структурного блока построить соответствующую функциональную схему. Для этого следует выбрать типы элементов (регистры, счетчики, дешифраторы, логические элементы, переключатели, разъемы и т.д.) и описать их существенные характеристики (разрядность, управляющие входы, выходы, логику работы и т.п.). Затем с их помощью реализовать

каждый структурный элемент. Соответствующие электрические функциональные схемы и логические диаграммы приводятся в виде рисунков по ходу изложения материала.

В третьем разделе необходимо реализовать каждый функциональный элемент на схемотехническом уровне. Для этого (с учетом разработанных функциональных узлов и данных своего варианта задания) требуется выбрать интегральные микросхемы, указать их характеристики и привести условные графические обозначения. Затем выполнить и описать схемную реализацию функциональных элементов, произвести необходимый электрический расчет цепей обвязки и осуществить выбор их элементов (переключателей, резисторов, конденсаторов и т.п.). Согласно делению тестера на модули, выбрать и описать соединительные разъемы. Составить перечень элементов и начертить электрическую принципиальную схему тестера.

В заключении отражаются основные результаты выполнения курсового проектирования. Во-первых, необходимо кратко описать характеристики спроектированного тестера, его достоинства, недостатки и особенности применения. Затем изложить результаты проектирования с учебной точки зрения (полученные знания, опыт и навыки).

В ходе курсового проектирования студентом должна использоваться учебная, техническая и справочная литература, нумерованный перечень библиографических описаний которой приводится в разделе «ЛИТЕРАТУРА». В пояснительной записке на каждый литературный источник должна быть дана минимум одна ссылка в соответствующем по смыслу тексте.

Приложение должно содержать чертеж электрической принципиальной схемы тестера с перечнем элементов (в сложенном до формата А4 виде по ГОСТ 2.501 для брошюрования). Если на чертеже предполагается ручное внесение поправок по замечаниям руководителя, допускается лист чертежа не складывать до момента полной его защиты.

Объем введения не более двух страниц. Первый раздел с рисунком структурной схемы и схемой работы тестера на отдельных страницах составляет 7-10 страниц. Раздел функционального проектирования с иллюстрациями функциональных схем всех узлов тестера занимает 7-12 страниц. Описание схемотехнической реализации функциональных элементов/узлов с фрагментами принципиальной схемы, расчет номиналов элементов, анализ нагрузочных характеристик в третьем разделе излагаются на 8-15 страницах. В результате общий объем пояснительной записки должен составлять 30-40 листов, скрепленных в папке с прозрачным лицевым листом обложки.

2.3 Требования к оформлению пояснительной записки

Пояснительная записка выполняется с соблюдением требований ГОСТ 2.105-95 шрифтом основного текста черного цвета на одной стороне чистых белых листов писчей бумаги формата А4 (плотностью не менее 80 г/м²) в книжной ориентации с применением графического печатающего устройства вывода персонального компьютера. Допускается оформление пояснительной записки рукописным способом чертежным шрифтом по ГОСТ 2.304-81.

Титульный лист оформляется согласно приложению А. Запись «БрГТУ.012345.678 ПЗ» является шифром пояснительной записки. В шифре цифровое поле «012345» формируется из номера зачетной книжки студента (добавлением нулей слева до шести разрядов или отсечкой лишних старших разрядов), а цифровое поле «678» является трехзначным порядковым номером курсового проектирования в процессе учебы в университете (определяется по зачетке).

Лист содержания с основной надписью по ГОСТ 2.104-2006 Форма 2 оформляется согласно Приложению Б (отступ от верхнего, правого и нижнего краев листа до рамки составляет 5 мм, аналогичный отступ слева составляет 20 мм).

На остальных листах пояснительной записки основную надпись по ГОСТ 2.104-2006 Форма 2а допускается не выполнять. При этом отступы от краев листа до ближайшего текста составляют 25 мм слева, 15 мм сверху, 10 мм справа и 30 мм снизу, а номер страницы выполняется шрифтом основного текста и размещается в нижнем правом углу листа на расстоянии 5 мм от нижнего и правого краев листа.

Основной текст оформляется в виде абзацев шрифтом Times New Roman размером 12 пт с межстрочным интервалом 1,2 (множитель). Первая строка абзаца записывается с отступом 12,5 мм от левой границы абзаца. Левая и правая границы абзаца должны быть равными и с разрешенными переносами в словах. Запрещается оставлять первую строку абзаца на предыдущем листе и переносить на следующий лист последнюю строку абзаца. Интервал между абзацами равен межстрочному интервалу. Для выделения важных фраз допускается использовать жирное начертание шрифта основного текста.

Изложение основного текста должно быть кратким, четким и не допускать субъективного толкования. Разрешается применять только научно-технические термины, обозначения и определения, установленные соответствующими стандартами, а при их отсутствии – общепринятые в научно-технической литературе.

В изложении текста запрещается:

- применять обороты разговорной речи, техницизмы, профессионализмы;
- применять для одного и того же понятия различные научно-технические термины, близкие по смыслу (синонимы), а также иностранные слова и термины при наличии равнозначных слов и терминов в русском языке;
- применять произвольные словообразования;
- применять сокращения слов, кроме установленных правилами русской орфографии и разрешенных в ГОСТ 2.316-2008;
- сокращать обозначения единиц физических величин, если они употребляются без цифр;
- отрывать обозначение единиц измерения от их числового значения.

Сокращения (аббревиатуры) обязательно должны расшифровываться при первом упоминании. Например, «... в схеме генератора тестовых последовательностей (ГТТ) необходимо применить кварцевый резонатор ...».

Перечисление состоит из пояснительной части и элементов перечисления. Пояснительная часть является предложением, в котором объясняется смысл следующих за ним элементов перечисления, и оформляется как основной текст, но заканчивается двоеточием. Элементом перечисления является одна завершенная фраза или числовое значение с единицей измерения. Завершается элемент перечисления точкой с запятой (последний элемент завершается точкой). Элементы перечисления можно записывать в продолжение абзаца после двоеточия пояснительной части. Например, «Основными параметрами светодиода являются: падение напряжения при прямом включении $U_{пр.}$; номинальный ток свечения $I_{ном.}$; максимальное обратное напряжение $U_{обр.}$ ». Другой способ оформления перечисления использован выше, как список запретов в изложении текста пояснительной записки.

Формула (математическое выражение) размещается на отдельной строке с центрированием относительно границ абзаца основного текста, завершается запятой или точкой и справа на границе абзаца указывается ее порядковый номер в формате (X.Y), где X – номер текущего раздела, а Y – порядковый номер формулы в разделе. Выше и ниже строки формулы устанавливаются дополнительные отступы в половину межстрочного интервала. Пояснения обозначений, входящих в формулу, должны приводиться непосредственно под формулой начиная со слова «где» без двоеточия после него. Пояснения каждого обозначения следу-

ет давать с новой строки в той последовательности, в которой они приведены в формуле (слева - направо, сверху - вниз). Формуле может предшествовать пояснительная часть, оформляемая как в перечислении. Например, «Расчет сопротивления нагрузочного резистора для светодиода осуществляется по формуле:

$$R_H = \frac{U_{пит} - U_{пр}}{I_{ном}}, \quad (2.1)$$

где R_H – сопротивление нагрузочного резистора, Ом;

$U_{пит}$ – напряжение питания цепи, В;

$U_{пр}$ – падение напряжения на светодиоде при прямом включении и номинальном токе свечения, В;

$I_{ном}$ – номинальный ток свечения, А.»

При ссылке на формулу указывается ее номер в скобках. Например, «Рассчитаем сопротивление нагрузочного резистора R34 для светодиода VD10 по формуле (2.1).

$$R34 = \frac{5В - 1,8В}{0,005А} = 640 \text{ Ом}. \quad (2.2)»$$

В последнем примере математическое выражение завершается точкой и не требует пояснений, т.к. базируется на ранее приведенной формуле. Если формула и математическое выражение с единицами измерений записаны через знак равенства, единицы измерения в пояснениях обозначений можно не указывать. Если формула занимает более одной строки, ее номер указывается только в первой строке.

Таблицы используются для компактного оформления структурированных данных. Общий вид таблицы приведен на рисунке 2.4.

Таблица 2.1 – Название таблицы

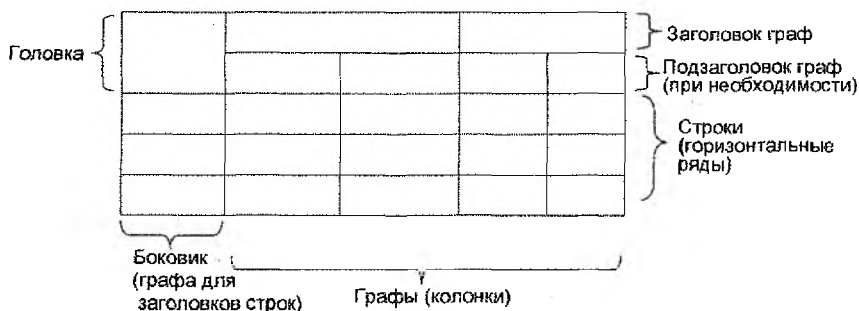


Рисунок 2.4 – Элементы оформления таблицы

Название таблицы должно точно и кратко отражать её содержание. Название размещается над таблицей и оформляется аналогично абзацу основного текста. При этом название начинается с выражения «Таблица 2.4 – » и завершающая название точка не ставится. Таблицы должны нумероваться в пределах раздела. Номер таблицы состоит из номера раздела и порядкового номера таблицы, разделенных точкой.

Заголовки граф и строк таблицы следует писать с прописной буквы, а подзаголовки граф – со строчной буквы, если они составляют одно предложение с заголовком, или с прописной буквы, если они имеют самостоятельное значение. В конце заголовков и подзаголовков таблиц точки не ставят. Заголовки и подзаголовки граф указывают в единственном числе. Разделять заголовки и подзаголовки боковика и граф диагональными линиями не допускается.

Высота любой строки в таблице должна быть не менее 8 мм.

Таблицу, в зависимости от ее размера, помещают под текстом, в котором впервые дана ссылка на нее, или на следующей странице. Допускается ориентация таблицы вдоль длинной стороны листа.

Если высота таблицы выходит за формат страницы, таблицу делят на части по границам строк и помещают части на страницах по порядку, при этом в каждой части таблицы (кроме завершающей) последняя строка не подчеркивается. Название таблицы и головку указывают в первой части таблицы, в других частях можно повторять только головку.

Графу «Номер по порядку» в таблицу включать не допускается.

Обозначение единицы физической величины, общей для всех данных в строке, следует указывать после ее наименования в соответствии с рисунком 2.5. Допускается при необходимости выносить в отдельную строку (графу) обозначения единиц физических величин. Если в графе таблицы помещены значения одной и той же физической величины, то обозначение единицы физической величины указывают в заголовке (подзаголовке) этой графы через запятую после текста.

Таблица ...

Наименование показателя	Значение	
	в режиме 1	в режиме 2
Ток коллектора, А	5, не менее	7, не более
Напряжение на коллекторе, В	0,7	1,2
Сопrotивление нагрузки коллектора, Ом	100, не менее	-

Рисунок 2.5 – Пример оформления таблицы

На все таблицы должны быть приведены ссылки в тексте пояснительной записки. При ссылке следует писать в нужном падеже слово «*таблица*» с указанием ее номера. Например, «... как указано в таблице 2.4, параметр ...».

Иллюстрации применяются для наглядного пояснения излагаемого текста. Изображение и текст на иллюстрации должны быть четкими и обеспечивать нормальное восприятие без дополнительных технических средств. Ориентация иллюстрации должна соответствовать нормальной ориентации листа пояснительной записки. Высота любых букв, цифр или символов на иллюстрации должна оставлять не менее 2 мм. Диаграммы сигналов должны содержать изображения направленных и обозначенных (проградуированных при необходимости) шкал или осей. Допускается использовать в качестве иллюстраций фотоснимки и сканированные изображения при условии соблюдения на них требований, изложенных в текущем абзаце.

Каждая иллюстрация должна иметь название, которое располагается непосредственно под ней, и должно точно и кратко отражать её содержание. Название оформляется аналогично абзацу основного текста. При этом название начинается с выражения «*Рисунок 3.5 –*» и продолжается наименованием с прописной буквы. Завершающая название точка не ставится. Иллюстрации должны нумероваться в пределах раздела. Номер состоит из номера раздела и порядкового номера иллюстрации в разделе, разделенных точкой. Например, «*Рисунок 3.5 – Узел индикации. Схема подключения светодиода*».

Иллюстрация должна размещаться непосредственно за абзацем, где на нее впервые дана ссылка, или на следующей странице. При ссылке следует писать в нужном падеже слово «*рисунок*» с указанием его номера. Например, «... на рисунке 3.5 показан ...».

Литература (книги, справочники, статьи из журналов, документы из интернета и т.д.), использованная в процессе курсового проектирования, оформляется в виде нумерованного по порядку арабскими цифрами перечисления соответствующих библиографических описаний как отдельный раздел с нумерованным заглавием «**ЛИТЕРАТУРА**». Перечисление формируется согласно очередности появления в пояснительной записке первых ссылок на литературные источники. Ссылка записывается в требуемом месте текста как номер библиографического описания, заключенный в квадратные скобки. Например, «... основные параметры интегральной микросхемы КР1561ПАЗ [3] приведены в таблице 3.5.» или «Согласно [14] номинальный прямой ток светодиода АЛ102Б составляет 5 мА...». Количество ссылок на один литературный источник не ограничено.

Библиографическое описание книг и справочников должно приводиться в том же виде, в каком оно присутствует в самом литературном источнике (обычно на второй или последней странице). Например:

«...»

3. Пухальский Г. И., Новосельцева Т. Я. *Цифровые устройства: Учебное пособие для вузов.* – СПб.: Политехника, 1996. – 885 с.: ил.
4. *Цифровые интегральные микросхемы: Справ.* / М. И. Богданович, И. Н. Грель, В. А. Прохоренко, В. В. Шалимо. – Мн.: Беларусь, 1991. – 493.: ил.

«...»

Библиографическое описание статьи из журнала включает фамилию и инициалы автора или авторов, название статьи, название журнала, издательство, год издания, номер журнала, номера страниц статьи, объем тиража и международный стандартный номер сериального издания (ISSN). Например:

«...»

10. Шатилин И. *Wi-Fi по-большому* // *CHIP. Журнал информационных технологий.* – М.: ЗАО «Издательский дом «Бурда», 2009. – № 2. – С. 66-69. – 105 000 экз. – ISSN 1609-4212

«...»

Библиографическое описание электронного документа из интернета включает фамилию и инициалы автора (при наличии) или авторов, название документа, вид документа, характеристики документа, сведения об ответственности и издании (при наличии), полный интернет-адрес доступа к документу, дата считывания документа. Например:

«...»

14. Поляков А., Поляков В., Одинцов М. *Перспективные кварцевые пьезорезонансные датчики давления [Электронный ресурс] // Компоненты и технологии.* – Электрон. текстовые и граф. дан. – М., 2011. – (http://kit-e.ru/articles/dac/2001_03_22.php). – 23.10.2013.
15. *CD4011A, CD4012A, CD4023A Types. CMOS NAND Gates [Электронный ресурс].* – Электрон. текстовые и граф. дан. (387 кбайт). – Dallas: Texas Instruments Incorporated, 2009. – (<http://www.ti.com/lit/ds/symlink/cd4011a.pdf>). – 24.10.2013.
16. *8 – 28-выводные пластмассовые SO (D/DW) корпуса [Электронный ресурс].* – Электрон. текстовые и граф. дан. (191 кбайт). – Мн.: ОАО Интеграл. – (<http://integral.by/download/2802/SO.pdf>). – 24.10.2013.

«...»

Библиографическое описание других литературных источников оформляется согласно ГОСТ 7.1-2003.

Заглавия разделов и пунктов оформляются как абзацы основного текста, но без переносов и завершающей точки. Допускается выделять заглавия жирным шрифтом, а заглавия разделов дополнительно записывать прописными буквами. Перед каждым заглавием необходимо установить дополнительный межстрочный отступ 12 пт, после каждого заглавия – отступ 6 пт. Заглавия разделов (кроме введения, заключения и литературы) нумеруются по порядку арабскими цифрами без завершающей точки и записываются с нового листа. Номер заглавия пункта содержит номер раздела и порядковый номер пункта в разделе, разделенные точкой.

На последнем листе любого раздела допускается свободное поле, высотой не более 1/4 высоты листа.

Запрещается размещать одно заглавие на разных листах и отрывать заглавие от следующего за ним абзаца. Примеры нумерации и оформления заглавий приведены в приложении Б. На листе содержания заглавия должны присутствовать в таком же виде, как они оформлены в пояснительной записке.

Оформление других компонент пояснительной записки должно выполняться согласно требованиям ГОСТ 2.105-95.

2.4 Требования к оформлению графической части

В ходе курсового проектирования необходимо разработать электрическую принципиальную схему тестера. Для изображения схемы используются линии следующих толщин (согласно ГОСТ 2.303-68):

- 0,5 мм – тонкая линия;
- 1 мм – основная линия;
- 2 мм – толстая линия.

На рисунке 2.6 приведены требования к начертаниям линий, наиболее часто используемых для построения принципиальных электрических схем.



Рисунок 2.6 – Начертания линий в электрических схемах

Надписи на чертеже выполняются шрифтом типа А по ГОСТ 2.304-81. При этом минимальная высота любой буквы или цифры должна быть не менее 2,5 мм и минимальный межстрочный интервал не менее 5 мм.

Минимальное расстояние от текста до любого изображения должно составлять не менее 1 мм. Расстояние между двумя блоками текста должно составлять не менее 5 мм.

Чертеж выполняется на листе формата А1 (594 мм × 841 мм по ГОСТ 2.301-68) в альбомной ориентации с основной надписью согласно приложению В (форма 1 по ГОСТ 2.104-2006). Если схема не помещается на одном листе, допускается продолжить ее на втором листе требуемого формата с основной надписью по форме 2а ГОСТ 2.104-2006. Основные надписи чертятся основной сплошной и тонкой сплошной линиями.

Базовыми составляющими электрической принципиальной схемы являются элементы и линии их взаимосвязи. **Схема должна строиться по простым принципам:** сигналы должны распространяться в схеме слева направо и сверху вниз; линии взаимосвязей должны иметь минимальную длину, минимальное количество изломов и пересечений.

Элементы изображаются тонкой сплошной линией в виде условных графических обозначений (УГО), начертания которых определяются соответствующими стандартами согласно таблице 2.1.

Таблица 2.1 – Основные элементы принципиальной схемы

Элемент чертежа	Позиционное обозначение	Стандарт построения УГО
Резистор	R1	ГОСТ 2.728-74
Конденсатор	C1	
Диод (светодиод)	VD1	ГОСТ 2.730-73
Транзистор	VT1	
Кварцевый резонатор	ZQ1	ГОСТ 2.736-68
Разъем типа «вилка»	XP1	ГОСТ 2.755-87
Разъем типа «розетка»	XS1	
Разъем с винтовыми зажимами	XT1	
Выключатель кнопочный	SB1	
Цифровая ИМС*	DD1	ГОСТ 2.743-91
Аналоговая ИМС*	DA1	
* ИМС – интегральная микросхема		

На рисунках 2.7-2.9 показаны общий вид и размеры УГО дискретных элементов в миллиметровой сетке. УГО состоит из условного начертания элемента и линий выводов. Например, резистор R2 на рисунке 2.7 изображается как прямоугольник 4 мм × 10 мм, а слева и справа располагаются линии его выводов. Минимальная длина линии вывода до первого излома 4 мм. Каждый элемент на схеме должен иметь уникальный идентификатор – **позиционное обозначение**. При горизонтальном изображении

элемента его позиционное обозначение записывается сверху (R2, C1, VD2, VD4, VD10, VT1 и ZQ1 на рисунках 2.7-2.9), а при вертикальном изображении – справа (R1, C2, VD1, VD3, VD11, VT2 и ZQ2 на рисунках 2.7-2.9). Позиционное обозначение (примеры даны в таблице 2.1) включает буквенное поле вида элемента по ГОСТ 2.710-81 и цифровое поле – порядковый номер элемента одного вида на схеме. Порядковые номера следует присваивать, начиная с единицы, в соответствии с последовательностью расположения УГО элементов одного вида на схеме сверху вниз в направлении слева направо. При этом базовой точкой изображения элемента считается левый верхний угол основного поля его УГО. Например, на рисунке 2.8 диод VD3 имеет меньший порядковый номер, т.к. его базовая точка (левая точка обозначения катода) размещается левее базовой точки диода VD4 (верхняя точка обозначения катода).

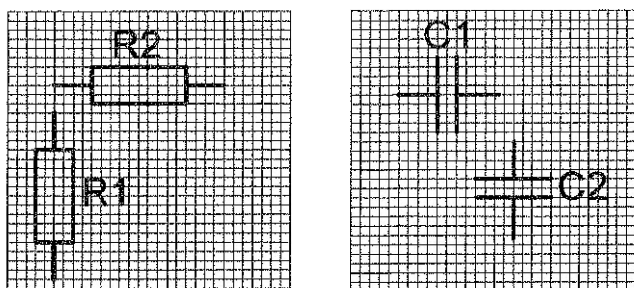


Рисунок 2.7 – Размеры (в миллиметровой сетке) и варианты изображения УГО резисторов и конденсаторов

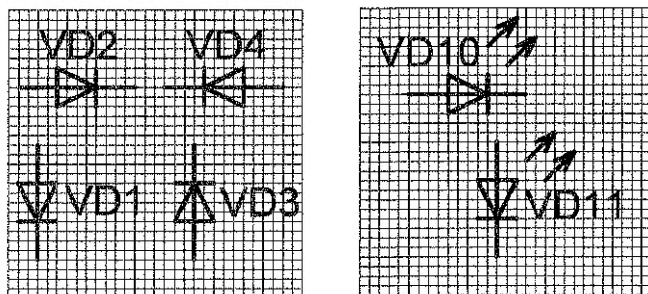


Рисунок 2.8 – Размеры (в миллиметровой сетке) и варианты изображения УГО диодов и светодиодов

При изображении на схеме полярного конденсатора необходимо начертить знак «+» в углу между соответствующей обкладкой и ее выводом.

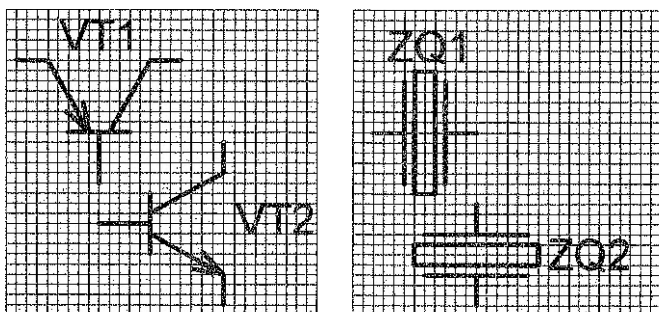


Рисунок 2.9 – Размеры (в миллиметровой сетке) и варианты изображения УГО транзисторов и кварцевых резонаторов

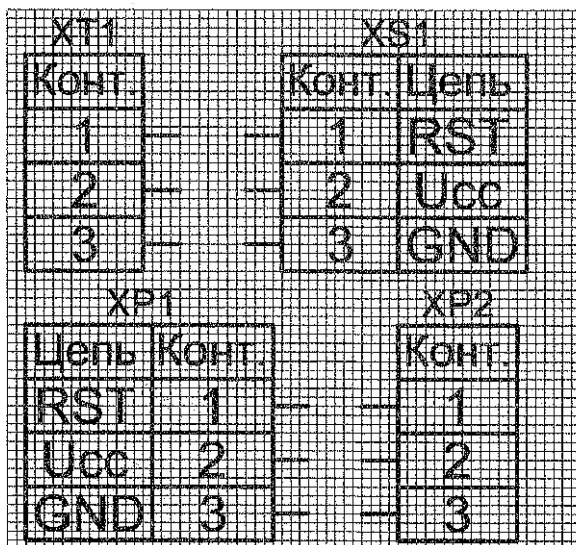


Рисунок 2.10 – Размеры (в миллиметровой сетке) и варианты изображения УГО разъемов

Примеры изображения разъемов в табличном виде приведены на рисунке 2.10. Минимальная высота строки таблицы составляет 5 мм. Графа «Конт.» является основным полем с минимальной шириной 12 мм и содержит номера контактов, к которым подключаются цепи схемы. Нумерация контактов определяется справочной информацией о разьеме. В простейшем случае – это порядковые номера. В многорядных разь-

емах контакт может обозначаться буквой ряда и номером контакта в ряду. Например, В12 – двенадцатый контакт в ряду В. Графа «Цепь» является дополнительным полем и содержит смысловые обозначения сигналов, передаваемых по соответствующим электрическим цепям. Ширина графы определяется размером самого длинного имени цепи с миллиметровыми отступами слева и справа от границ ячейки. Разъемы ХТ1 и ХР1 являются входными для схемы чертежа, а ХS1 и ХР2 – выходными.

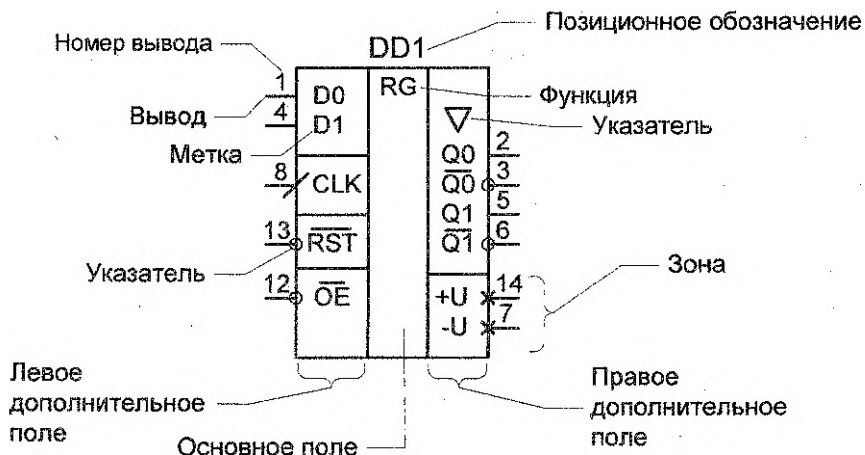


Рисунок 2.11 – Общий вид УГО ИМС

УГО ИМС строится согласно требованиям ГОСТ 2.743-91, которые иллюстрируются рисунком 2.11. Минимальная ширина основного поля составляет 15 мм. Примеры обозначения функций приведены в таблице 2.2. Входы ИМС изображаются с левой стороны УГО, выходы – с правой стороны, а двунаправленные и нелогические выходы могут изображаться слева или справа, в зависимости от свободного места и удобства чтения схемы. Минимальное расстояние между соседними выводами составляет 5 мм. Минимальный отступ от верхнего/нижнего края УГО элемента до ближайшего вывода 2,5 мм (рекомендуется отступ 5 мм). Указатель отражает специфику вывода. Например, на рисунке 2.11 вход «D0» является статическим прямым, выход «Q1» – статическим инверсным, а вход «CLK» – динамическим прямым. Используемый в правой верхней зоне треугольный указатель определяет все выходы «Q» как тристабильные. Метка кратко обозначает назначение вывода. Она образуется из букв латинского алфавита, арабских цифр и специальных знаков. Рекомендуется использовать метки из справочной документации на ИМС. В дополнительных полях необходимо выделять зоны с метками выводов, которые

имеют общее функциональное назначение. Например, на рисунке 2.11 в правом дополнительном поле выделены две зоны – зона выходов «Q» и зона выводов «U» (для подключения питающего напряжения). В пределах одной зоны одинаковые метки с порядковыми номерами должны располагаться сверху вниз по возрастанию. Порядок изображения зон в УГО определяется только построением легко читаемого чертежа.

Таблица 2.2 – Обозначения функций ИМС

Функция ИМС	Обозначение
Буфер	BUF
Генератор импульсов	GN
Дешифратор	DC
Инвертор, повторитель	1
Компаратор	COMP
Постоянное запоминающее устройство (ПЗУ)	ROM
Программируемое ПЗУ	PROM
Программируемое многократно ПЗУ	RPROM
Преобразователь ТТЛ в МОП	TTL/MOS
Преобразователь КМОП в ЭСЛ	CMOS/ECL
Регистр	RG
Регистр сдвиговый n-разрядный	SRGn
Счетчик	CTR
Счетчик n-разрядный	CTRn
Счетчик по модулю n	CTRDIVn
Триггер	T
Триггер двухступенчатый	TT
Усилитель	>
Шифратор	CD
Шинный формирователь	BD
Элемент логический «большинство»	$\geq n$
Элемент логический «И»	&
Элемент логический «ИЛИ»	1
Элемент логический «исключающее ИЛИ»	=1

Если корпус одной ИМС содержит несколько элементов, их изображения можно размещать групповым или разнесенным способами. При групповом способе УГО элементов ИМС размещают друг над другом в виде столбца с общими нижними/верхними линиями контуров, а позиционное обозначение размещают над самым верхним элементом. При разнесенном способе УГО элементов ИМС размещают в необходимых частях чертежа и над каждым записывают позиционное обозначение, дополненное через точку порядковым номером элемента. Рисунок 2.12 иллюстрирует способы размещения элементов. Подобно варианту б) на рисунке 2.12 можно размещать группы контактов разъемов.

Наименования всех элементов схемы записываются в специальную таблицу – перечень элементов, размещаемый на чертеже.

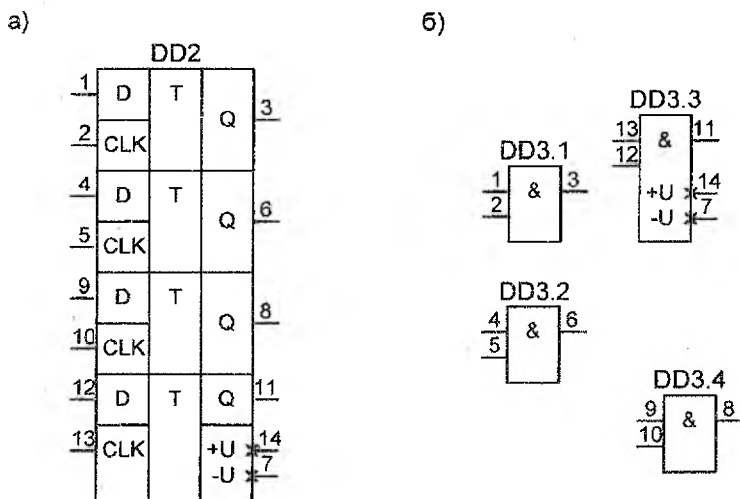


Рисунок 2.12 – Способы расположения УГО элементов ИМС:

а) групповой; б) разнесенный

Линии взаимосвязей на чертеже обозначают механические, конструкционные, функциональные связи между элементами и электрические проводники. Механические связи изображаются тонкой штриховой линией. Конструкционные связи и электрические проводники изображаются тонкой сплошной линией. Функциональные – штрихпунктирно.

Линия механической связи соединяет части элемента, пространственное перемещение которых взаимосвязано. Например, при изображении электромагнитного реле механической связью соединяются катушка и контактные пары.

Линия конструкционной связи очерчивает группу элементов, которые образуют единую конструкцию – устройство. Например, ИМС и другие элементы, расположенные на отдельной печатной плате. Конструкционная связь изображается, как правило, в виде прямоугольного контура, которому присваивается позиционное обозначение вида «А1» (размещается над верхней гранью прямоугольника).

Для выделения на схеме группы элементов, которые выполняют некую определенную функцию, используется линия функциональной связи. Например, группа элементов для индикации ошибки в одном разряде. Связь изображается в виде прямоугольного контура с позиционным обозначением вида «А1», располагаемым над верхней гранью.

Буквенная часть позиционного обозначения устройства и функциональной группы может быть расширена дополнительными уточняющими символами согласно ГОСТ 2.710-81. Цифровая часть представляется порядковыми числами.

При наличии в схеме одинаковых устройств / функциональных групп допускается не повторять их внутренние схемы, а изображать только контур (можно уменьшать размер) с сохранением относительного расположения входных/выходных электрических проводников.

Электрические проводники соединяют выводы элементов. Один электрический проводник должен соединять минимум два вывода. При большом количестве соединяемых выводов электрический проводник имеет ответвления, которые обозначаются точкой диаметром 1,5-2 мм. При отсутствии точки проводники считаются пересекающимися и электрического контакта не имеют. Если количество выводов, соединяемых одним проводником, превышает пять, допускается изображать проводник как продолжение каждого соединяемого вывода отрезком длиной около 15...30 мм с завершающей стрелкой (15...30°) и одинаковым буквенно-цифровым обозначением – именем проводника. Такой прием применяется для изображения проводников питающих напряжений, сигналов сброса, общей синхронизации и т.п. Примеры изображения проводников показаны на рисунке 2.13.

Для снижения загруженности чертежа линиями и для улучшения читаемости схемы необходимо объединять проводники с одинаковым функциональным назначением в соответствующие линии групповой связи – шины. Шина изображается сплошной толстой линией. Линии проводников входят в вертикальный сегмент шины слева, а выходят справа. Каждый проводник в местах его входа/выхода в/из шины подписывается уникальным буквенно-цифровым обозначением. На рисунке 2.13 г) показан пример использования шины для передачи четырех битового кода с

выходов Q0...Q3 счетчика DD12 на адресные входы A0...A3 ПЗУ DD25. Каждый проводник имеет уникальное имя, которое позволяет однозначно связать соответствующие выводы элементов. Возможно только Т-образное ответвление от шины, которое точкой не обозначается. Крестообразное пересечение шин изображается без точки и обозначает отсутствие электрической связи между шинами.

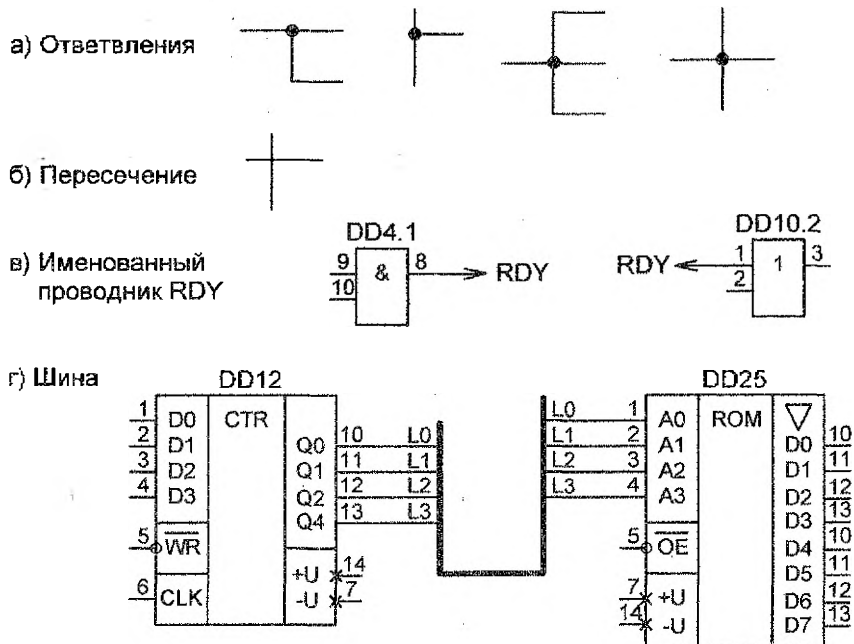


Рисунок 2.13 – Варианты изображения электрических проводников

Перечень элементов оформляется согласно ГОСТ 2.701-2008 в виде таблицы, шапка и первая строка которой показаны на рисунке 2.14, и чертится основной сплошной линией. Таблица соприкасается с верхней и правой границами чертежа и может заканчиваться не ниже 12 мм над основной надписью. При необходимости перечень может быть продолжен слева от основной надписи с повторением шапки.

Элементы в перечень записывают группами в алфавитном порядке позиционных обозначений. В пределах каждой группы, имеющей одинаковые буквенные позиционные обозначения, элементы должны располагаться строго по возрастанию порядковых номеров в позиционных обозначениях.

	20	110	10	45
8 min 1,5	Поз. обознач.	Наименование	Кол.	Примечание
		Конденсаторы		
	C1	SMD0201 X5R 1 мкФ $\pm 10\% \times 6,3$ В	1	AVX-02016D105KAT2A
	C2...C10	SMD1812 X7R 33 нФ $\pm 10\% \times 500$ В	9	
	C11	CE-0.22/50P TNT 0,22 мкФ $\pm 20\% \times 50$ В	1	
	C12	SMD1812 X7R 33 нФ $\pm 10\% \times 500$ В	1	
		Резисторы		
	R1	МЛТ-0,125-10 кОм $\pm 5\%$	1	
	R2	CR21-3161-FL SMD0805 3,16 кОм $\pm 1\%$	1	
	R3	SMD1206-100R-HP50 0,125 Вт 100 Ом $\pm 0,1\%$	1	50 ppm/°C

Рисунок 2.14 – Оформление таблицы перечня элементов

Элементы с одинаковым наименованием, имеющие на схеме последовательные порядковые номера в позиционных обозначениях, необходимо записывать в перечень одной строкой. Тогда в графу «Поз.обознач.» (позиционное обозначение) записываются через троеточие позиционные обозначения первого и последнего элементов, в графе «Наименование» указывается единое наименование элементов, а в графе «Кол.» проставляется общее количество таких элементов. Пример показан на рисунке 2.14 для конденсаторов C2...C10.

Перед группой элементов с одинаковой буквенной частью позиционных обозначений необходимо в графе «Наименование» расположить общую часть их наименования. Например, на рисунке 2.14 для конденсаторов общим наименованием является «Конденсаторы», а для резисторов «Резисторы».

Устройства и функциональные группы (с перечнем входящих элементов) записывают последними с подчеркиванием их наименования.

3 СТРУКТУРНОЕ ПРОЕКТИРОВАНИЕ

Контроль и диагностика цифровых устройств представляют собой область инженерных знаний, исследующую две основных задачи, а именно, задачу определения неисправности цифрового устройства и задачу поиска этой неисправности. Для решения этих задач используются два подхода: тестовое диагностирование и функциональное диагностирование.

Тестовое диагностирование предполагает, что объект диагностирования не используется в своем рабочем состоянии, то есть не выполняет своих основных функций, а находится в режиме тестирования. Недостатком такого подхода является необходимость дополнительного ресурса времени, однако в тоже время тестовое диагностирование позволяет более полно и с большей достоверностью решить указанные выше две задачи диагностики. Тестовое диагностирование реализуется схемами, приведенными на рисунках 3.1, 3.2 и 3.3.

Согласно схеме, показанной на рисунке 3.1, генератор тестов формирует тестовую последовательность для объекта контроля. Выходные реакции объекта контроля на тестовые воздействия сравниваются с известными эталонными выходными последовательностями на схеме сравнения. В случае совпадения реальных выходных последовательностей с их эталонными значениями принимается решение об исправном состоянии объекта контроля, соответственно формируется сигнал «Да». В противном случае объект контроля находится в одном из возможных его неисправных состояний, о чем свидетельствует сигнал «Нет».

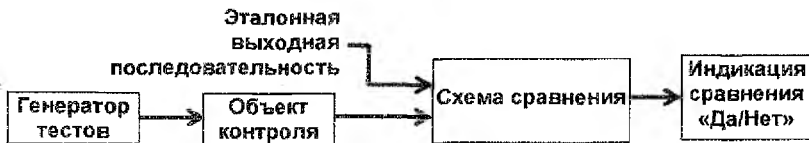


Рисунок 3.1 – Тестовое диагностирование с известной эталонной выходной реакцией

В случае наличия заведомо исправного объекта контроля его можно использовать как эталонный объект и применить схему тестирования, приведенную на рисунке 3.2. Согласно данной схеме решение об исправности или неисправности объекта контроля принимается по результатам сравнения выходных реакций проверяемого объекта контроля и его эталонной версии.

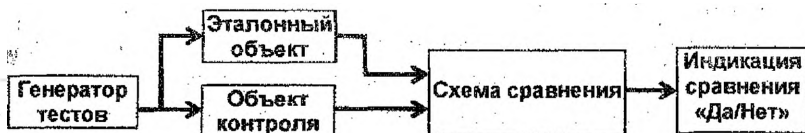


Рисунок 3.2 – Тестовое диагностирование с эталонным объектом

Следующий алгоритм тестирования основан на использовании сжатой (компактной) формы как реальной выходной реакции цифрового устройства, так и эталонной реакции, представленной в виде эталонной сигнатуры. Для получения эталонных реакций используется схема компрессии (сжатия). Данный алгоритм получил название компактного тестирования цифровых устройств,



Рисунок 3.3 – Компактное тестовое диагностирование

Функциональное диагностирование осуществляется на работающем объекте контроля при подаче на его входы рабочих кодов путем проверки правильности выходных реакций. Общая схема функционального диагностирования иллюстрируется рисунком 3.4. Таким образом, задача сводится к построению средства функционального диагностирования и реализуется одним из следующих методов: методом дублирования, методом паритета, контролем по коду с постоянным весом, контролем по коду с суммированием, методом логического дополнения, контролем на основе свойств самодвойственной функции, контролем на основе кода Хемминга и другими. Главным достоинством функционального диагностирования является его выполнение без остановки работы объекта контроля, а очевидным недостатком – значительные аппаратные затраты. Кроме того, разнообразие рабочих кодов, как правило, меньше количества тестовых последовательностей, что может ограничивать «обнаруживающую» способность первых.

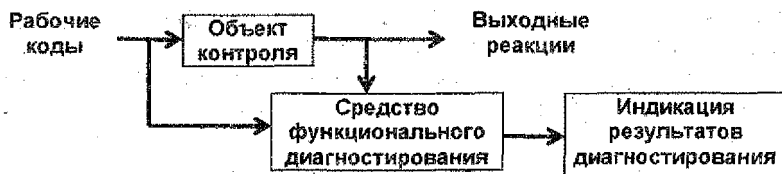


Рисунок 3.4 – Общая схема функционального диагностирования

При использовании метода дублирования средство функциональной диагностики включает заведомо исправный объект контроля – эталон и компаратор выходных реакций. Соответствующая схема показана на рисунке 3.5, а ее функционирование подобно схеме на рисунке 3.2.

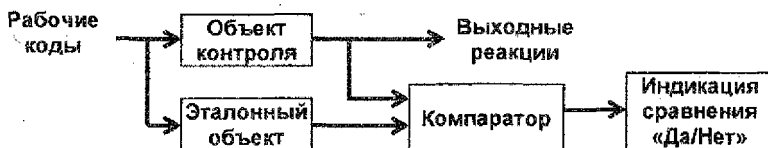


Рисунок 3.5 – Схема функционального диагностирования методом дублирования

При организации тестовой и функциональной диагностики с применением эталонного объекта существует вероятность возникновения неисправности в самом эталонном объекте. В этом случае результаты сравнения выходных реакций нельзя рассматривать как достоверные. Простейшим выходом из такой ситуации является применение дополнительной схемы контроля эталонного объекта, что и демонстрирует рисунок 2.1.

3.1 Анализ исходных данных

Анализ исходных данных, перечисленных в п.3 индивидуального задания, выполняется с целью разъяснения студентом понимания сути курсового проектирования и для определения основных характеристик структурных элементов. В качестве примера рассмотрим вариант исходных данных из задания, показанного на рисунке 2.2.

В первом абзаце п.3 индивидуального задания перечислены основные функции проектируемого тестера. Первой функцией является «генерация тестового набора и выдача его на объект контроля и эталонный объект». Т.к. требуется генерация тестовых наборов, предстоит проектировать устройство тестовой диагностики. В этом случае

для формирования последовательности тестовых наборов применяется генератор тестов. Его выходные коды поступают одновременно и на эталонный объект, и на объект контроля. Следовательно, проверку объекта контроля необходимо реализовать по схеме «Тестовое диагностирование с эталонным объектом», показанной на рисунке 3.2.

Функция *«сравнение ответных реакций объекта контроля и эталонного объекта»* может быть реализована схемой поразрядного сравнения. В ней сопоставляются друг с другом одинаковые разряды кодов ответных реакций объектов. Тогда каждый бит выходного кода схемы сравнения содержит ноль, если значения соответствующих битов в ответных реакциях совпадают (ошибка не обнаружена), или содержит единицу при неравенстве соответствующих битов в ответных реакциях (обнаружена ошибка).

Следующая функция проектируемого тестера – *«контроль и индикация хода процесса контроля и результатов контроля»*. Это означает, что необходимо использовать индикаторные элементы. Один такой элемент может отображать общий текущий результат сравнения выходных реакций в ходе контроля. А результаты контроля необходимо отображать многоразрядным индикатором, чтобы можно было определить выходные разряды объекта контроля, в которых обнаружена ошибка.

Последняя функция тестера – *«контроль работы эталонного объекта»*. Согласно схеме на рисунке 3.2 в качестве эталонного объекта используется заведомо исправный объект контроля. При возникновении в нем неисправности будут искажены результаты диагностики объекта контроля. Для исключения такой ситуации требуется наличие структурного элемента, следящего за работой эталонного объекта. Назовем его верификатор. Принцип работы этого элемента достаточно прост. Предполагается, что в ходе диагностики одного объекта заранее известны количества единиц, которые появятся на каждом выходе эталонного объекта. Подсчитав реальное количество единиц на каждом выходе эталонного объекта их необходимо сравнить с заранее известными количествами. Те выходы эталонного объекта, для которых количества подсчитанных и заранее известных единиц совпадают, считаются исправными. Остальные выходы считаются неисправными и такой объект не может использоваться в качестве эталонного.

Проанализируем отдельные требования к алгоритму работы проектируемого тестера, которые перечислены во втором абзаце п.3 индивидуального задания. *«Тестер должен иметь отдельные цепи установки в исходное состояние и пуска работы.»* – означает, что требуются органы ручного управления, с помощью которых будут формироваться управляющие сигналы в описанных цепях. Например, можно исполь-

зывать две кнопки с именами «Сброс» и «Пуск». При нажатии на «Сброс» формируется сигнал в цепи установки в исходное состояние и поступает на управляющие входы схем тестера, обеспечивая их переключение в требуемое (исходное) состояние. Нажатие кнопки «Пуск» приводит к формированию сигнала во второй управляющей цепи, по которому тестер должен начать диагностику объекта контроля.

Требования *«Процесс тестирования должен проходить в автоматическом режиме.»* и *«Работа тестера должна синхронизироваться от тактового генератора.»* очевидно, означают необходимость применения генератора тактовых импульсов и схемы, которая подсчитывает количество тактовых импульсов с момента пуска работы тестера и по достижении определенного количества останавливает работу генератора и всего тестера. По каждому тактовому импульсу на объект контроля и эталонный объект поступает одно тестовое слово, формируются ответные реакции и осуществляется их сравнение. После остановки работы можно проверить состояние индикационных элементов и сделать вывод о результате диагностики объекта контроля.

И последним требованием указывается *«На время подключения контролируемого блока к тестеру (и отключения) его выходные цепи должны отключаться от источников сигналов (переводиться в третье состояние)»*. Это означает, что все выходы тестера, которые связаны со входами объекта контроля, должны переключаться в высокоимпедансное состояние для предохранения входных цепей объекта контроля от повреждения коммутационными токами. Простейшим решением этого требования является простое отключение питания тестера. Однако в этом случае возникают переходные процессы в цепях питания и до их угасания коммутационные операции проводить небезопасно. Это приведет к значительным потерям времени на ожидание завершения переходных процессов. Поэтому рекомендуется применение отдельной цепи «Замена», по которой будет распространяться сигнал отключения всех выходных каскадов схем тестера, связанных с входами объекта контроля. Источником сигнала в этой цепи может выступать отдельная кнопка с названием, например, «Замена». Также возможно совмещение цепи отключения выходных каскадов с цепью установки в исходное состояние. Но это потребует некоторого усложнения схемы обработки сигнала от кнопки «Сброс».

Конструкционное требование *«Тестер должен проектироваться по модульному принципу с установкой соединительных разъемов между модулями.»* определяет необходимость разделения схемы тестера на функциональные группы, каждая из которых будет выполнять определенную функцию и электрически связываться с другими через разъемы. Каждая функциональная группа может быть определена соответствующим

щим структурным элементом согласно рисунку 3.2: генератор тестов; схема сравнения; индикация сравнения.

В четвертом абзаце п.3 задания перечисляются индивидуальные параметры структурных элементов: «Разрядность объекта контроля – $N_{вх} = 11$, $N_{вых} = 8$, элементная база – КМДП, генератор тестов – ПЗУ, объем теста в словах – 55, количество единиц в выходных разрядах: $N_1 = 5$, $N_2 = 10$, $N_3 = 7$, $N_4 = 17$, $N_5 = 12$, $N_6 = 11$, $N_7 = 1$, $N_8 = 3$, $N_9 = -$ ». Опираясь на схему с рисунка 2.1 как на базовую, определим параметры ее элементов исходя из анализа выше перечисленных данных.

Генератор тестовых наборов (ГТН) должен быть построен на базе ПЗУ, о чём указывается требованием «генератор тестов – ПЗУ». Запоминающая ячейка ПЗУ характеризуется разрядностью, которая должна равняться количеству входов объекта контроля. Этот параметр указан в задании как «Разрядность объекта контроля – $N_{вх} = 11$ ». Тестовые наборы размещаются в ПЗУ, количество запоминающих ячеек которого определяется параметром «объем теста в словах – 55». Следовательно количество адресных входов ПЗУ составит $\lceil \log_2 55 \rceil = 6$. В результате, для построения ГТН требуется ПЗУ с шестью адресными входами и разрядностью запоминающей ячейки одиннадцать бит. Для перебора всех комбинаций на адресных входах ПЗУ необходимо использовать генератор адресов, в качестве которого используем двоичный счетчик соответствующей разрядности (шесть бит). Другим вариантом ГТН может быть только счетчик, если в задании указано «генератор тестов – счетчик». Тогда разрядность счетчика равна количеству входов « $N_{вх} = 11$ » объекта контроля. В обоих вариантах работа счетчика должна тактироваться генератором, что определяется ранее рассмотренным требованием «Работа тестера должна синхронизироваться от тактового генератора». Для установки ГТН в исходное состояние счетчик должен принимать сигнал «Сброс» и по нему обнулять свои выходы.

Согласно требованию «элементная база – КМДП» для реализации схемы тестера разрешается использовать интегральные микросхемы только с соответствующей элементной базой. Например, интегральные микросхемы серий 176, 561, 564, 1561, 1564 и их зарубежные аналоги.

В последнем абзаце п.3 индивидуального задания излагаются требования к расчету частоты тактовых импульсов, которые формирует тактовый генератор: «Тактовая частота F_m рассчитывается максимально большой с учетом того, что задержка распространения сигнала в объекте контроля (и эталонном объекте) равна задержке распространения сигнала в разрабатываемом устройстве». Из требования следует, что для расчета частоты необходимо определить задержку распространения сигнала в схеме тестера, затем умножить ее на два (учитываем задержку в объекте контроля) и полученное значение использовать как период тактового сигнала.

3.2 Разработка структурной схемы

В предыдущем пункте обосновано использование базовой структуры тестера, которая приведена на рисунке 3.2. Используя результаты анализа исходных данных, конкретизируем известные параметры элементов и по возможности детализируем их состав.

Генератор тестовых наборов включает счетчик и ПЗУ. Для отключения выходов генератора на время смены объекта контроля применим буферные элементы с тристабильными выходами. Результирующая структура ГТН показана на рисунке 3.6. Сигнал «Сброс» обнуляет счетчик. Сигнал «Пуск» управляет блокировкой импульсов тактирования счетчика. По сигналу «Замена» выходы буферных элементов переводятся в отключенное состояние.

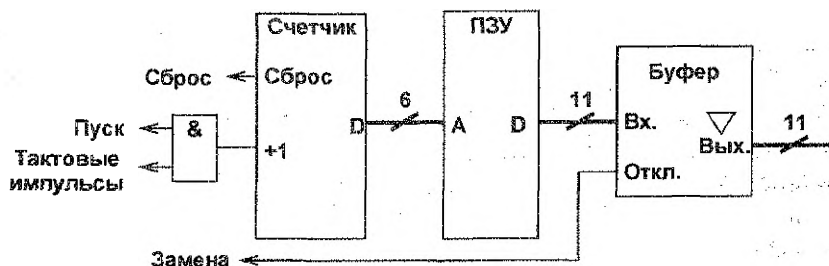


Рисунок 3.6 – Структура генератора тестовых наборов

Тактовые импульсы вырабатываются генератором со стабильной частотой, например, на базе кварцевого резонатора или задающей RC цепочки из прецизионных элементов. Управляющие сигналы в цепях «Сброс», «Пуск» и «Замена» формируются оператором с помощью одноименных переключателей. Назовем эту группу элементов формирователем. Соответствующий фрагмент структурной схемы показан на рисунке 3.7. В цепях «Лог.0» и «Лог.1» присутствуют напряжения соответствующих логических уровней. Инициализация элементов схемы тестера происходит за короткий интервал времени, поэтому в цепи «Сброс» достаточно сформировать только импульс. С этой целью используется кнопка, передающая логическую единицу в цепь «Сброс» только при ее нажатии. В цепи «Замена» должна присутствовать логическая единица на протяжении всей операции смены объекта контроля, следовательно, для управления используем переключатель. Активный уровень (логическая единица) в цепи «Пуск» необходим на протяжении всей процедуры тестирования объекта контроля. Поэтому используем переключатель, аналогично предыдущему случаю.



Рисунок 3.7 – Структура формирователя управляющих сигналов (положение органов управления показано в режиме тестирования)

Единая последовательность тестовых наборов воздействует одновременно и на объект контроля и на эталонный объект. Получаемые выходные реакции сравниваются поразрядно компараторами. Их количество равно числу выходов объекта. В рассматриваемом нами примере это значение $N_{вых} = 8$. Для отображения логического состояния компаратора подключим к его выходу элементарный индикатор. Например, светодиод. Тогда при низком уровне напряжения на выходе компаратора (что соответствует логическому нулю) светодиод будет погашен, а при высоком уровне напряжения (что соответствует логической единице) – светодиод светится. Соответствующая структурная схема изображена на рисунке 3.8. Верхние компаратор и светодиод контролируют возникновение ошибки на выходе OUT_0 объекта контроля.

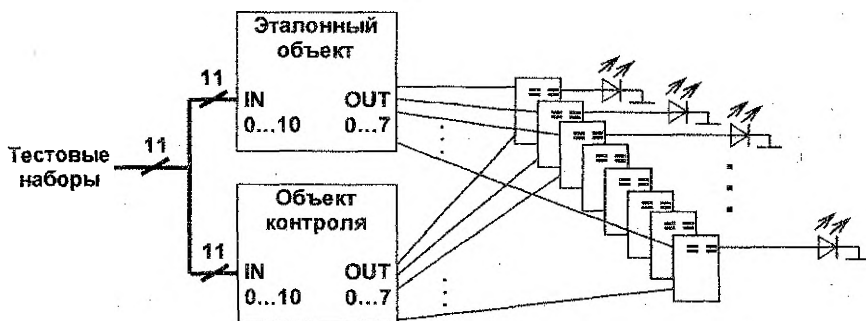


Рисунок 3.8 – Структура компаратора выходных реакций

Структура верификатора эталонного объекта содержит восемь (по количеству выходов эталонного объекта) идентичных каналов. Каждый канал включает счетчик и индикатор. Различия между каналами заключаются только в модулях счета, которые указываются в индивидуальном задании как « $N_1 = 5, N_2 = 10, N_3 = 7, N_4 = 17, N_5 = 12, N_6 = 11, N_7 = 1, N_8 = 3, N_9 = -$ » (прочерк указывает на отсутствие девятого выхода). « $N_1 = 5$ » обозначает количество единиц, которые должны появиться на младшем выходе эталонного объекта, на протяжении диагностики одного объекта. Следовательно, на выходе переноса каждого счетчика установится логическая единица, только если на протяжении всей процедуры диагностирования этот счетчик получит количество единиц, равное модулю счета. В противном случае на выходе переноса счетчика будет присутствовать логически ноль, что означает неисправность эталонного объекта. Для индикации этого факта применим светодиод, подключив его согласно схеме на рисунке 3.9.

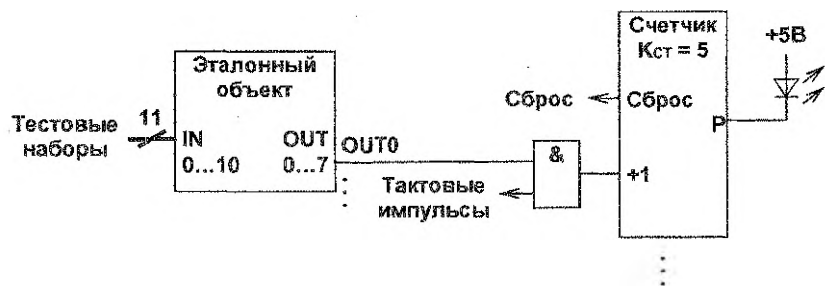
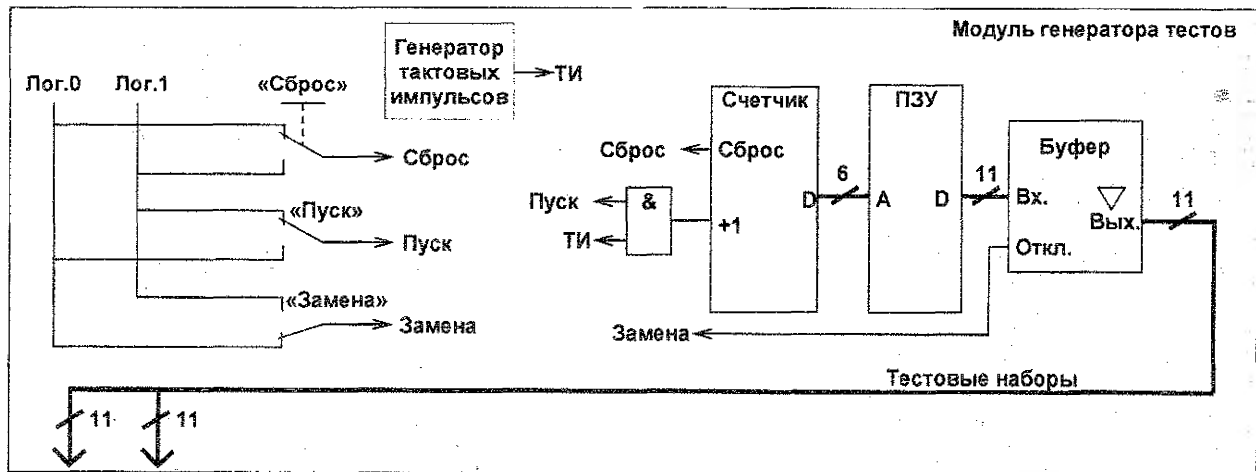


Рисунок 3.9 – Структура младшего канала верификатора эталонного объекта

Итоговая структурная схема тестера изображена на рисунке 3.10. Согласно требованию модульной конструкции схема разделена на две части – модули, каждый из которых должен изготавливаться на отдельной печатной плате. Связь между модулями, подключение эталонного объекта и объекта контроля к модулям осуществляется через разъемы. Питание элементов тестера осуществляется от внешнего источника, который на схеме не показан.



36

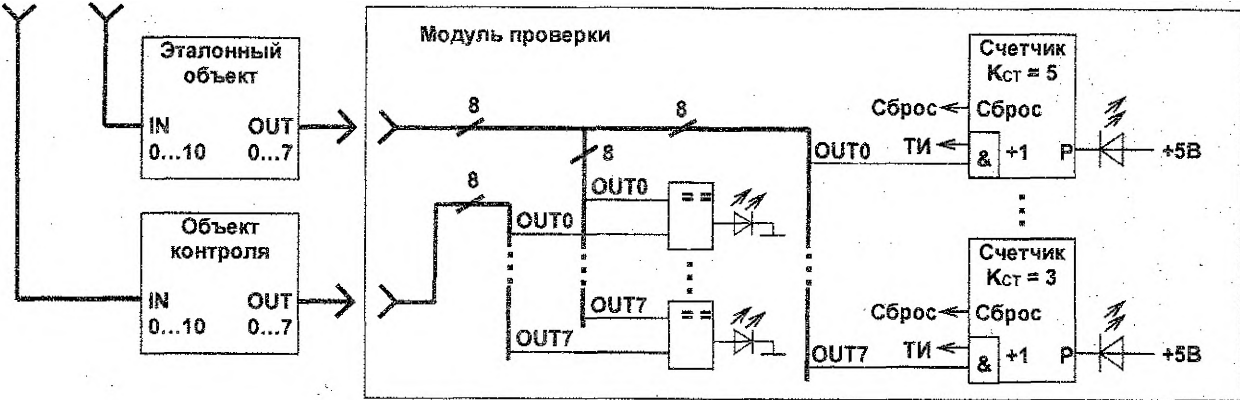


Рисунок 3.10 – Структурная схема тестера

4 ФУНКЦИОНАЛЬНОЕ ПРОЕКТИРОВАНИЕ

4.1 Общие требования к функциональному проектированию

Задачей функционального проектирования является описание и разъяснение процессов, протекающих в схеме тестера и обеспечивающих выполнение его целевой функции. Она решается детализацией структурной схемы и ее трансформацией в функциональную схему.

В процессе работы над разделом необходимо последовательно проанализировать каждый структурный узел с целью замещения его элементов функциональными элементами или их группами (функциональными группами). Каждый функциональный элемент выполняет завершенную функцию и изображается в виде УГО с необходимыми выводами согласно требованиям, изложенным в п.2.4. При этом не показываются выводы питания, и отсутствует нумерация выводов (по причине отсутствия соответствующих реальных элементов). Количество выводов функционального элемента определяется исходя из реализуемой элементом функции. Каждому функциональному элементу обязательно присваивается позиционное обозначение, согласно требованиям п.2.4. Рассмотрим примеры УГО функциональных элементов.

На рисунке 4.1 демонстрируются функциональные элементы, реализующие логические функции. Теоретически они могут иметь неограниченное количество входов, реализовывать любую допустимую логическую функцию и использовать прямые и инверсные выходы.

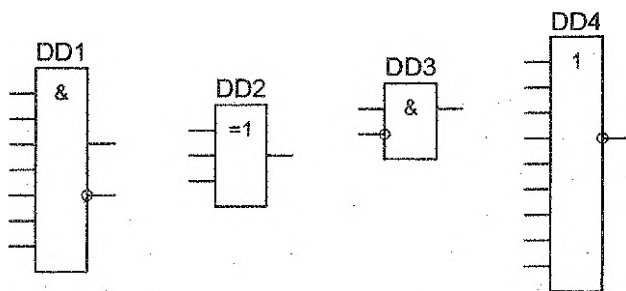


Рисунок 4.1 – Логические функциональные элементы

При использовании комбинационных устройств (шифраторов, мультиплексоров и т.д.) функция элемента может быть усложнена применением управляющих входов. Например, на рисунке 4.2 изображен функциональный элемент DD5 – двоичный дешифратор 3×8 с инверсными тристабильными выходами « $\overline{D7} \dots \overline{D0}$ » и дополнительным управляющим входом « \overline{OE} ». При подаче логического нуля на вход « \overline{OE} » выходы « $\overline{D7} \dots \overline{D0}$ » переводятся в высокоимпедансное состояние. Функциональный элемент DD6 это мультиплексор 4×1 с инверсным выходом « \overline{F} », который устанавливается в высокоимпедансное состояние при подаче на управляющий вход « OE » логической единицы. И последний функциональный элемент на рисунке 4.2 шестизарядный однонаправленный шинный формирователь DD7 с прямыми тристабильными выходами « $B5 \dots B0$ », управляемыми сигналом на входе « \overline{OE} ».

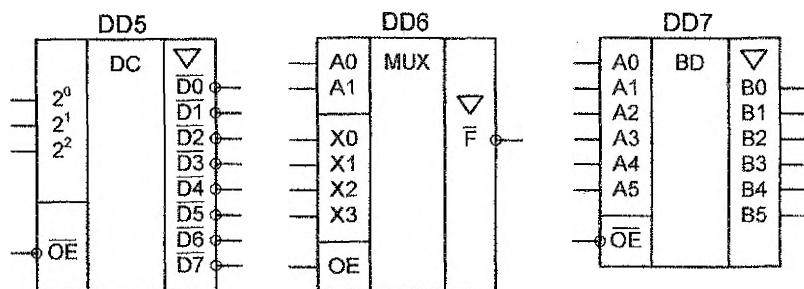


Рисунок 4.2 – Комбинационные функциональные элементы

В качестве последовательностных устройств применяются триггеры, регистры, счетчики и т.п. На рисунке 4.3 показан синхронный триггер DD8. Он имеет прямой вход « R » и инверсный вход « \overline{S} », парафазные выходы « Q » и « \overline{Q} », динамический инверсный вход синхронизации « C ». Элемент DD9 демонстрирует четыре RS -триггера с общим динамическим инверсным входом синхронизации « C ». У него показаны только используемые выходы. Функциональный элемент DD10 иллюстрирует изображение двоичного реверсивного счетчика с коэффициентом счета, равным пяти. При подаче логического нуля на его вход « \overline{R} », на всех выходах установятся логические нули. Если на вход «+1» поступит спад

сигнала, комбинация на выходах «Q2 Q1 Q0» увеличится на единицу, а при значении 100_2 следующим кодом на выходах установится 000_2 и появится единица переноса на выходе «P +». Если спад сигнала поступит на вход «-1», комбинация на выходах «Q2 Q1 Q0» уменьшится на единицу, а при значении 000_2 следующим кодом на выходах установится 100_2 и появится единица заема на выходе «P -».

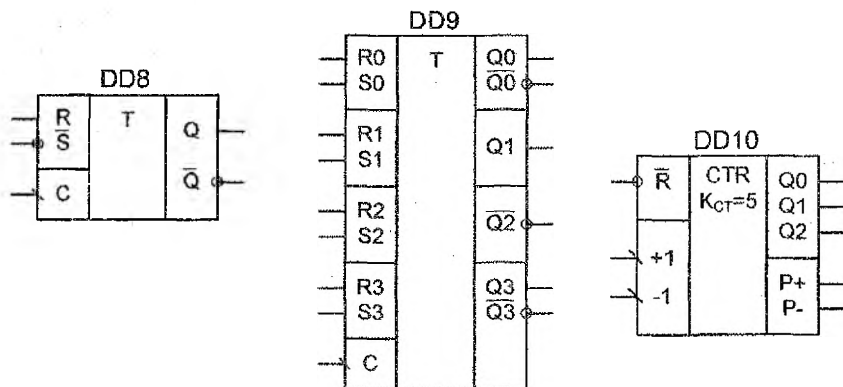


Рисунок 4.3 – Последовательностные функциональные элементы

Рисунки 4.1, 4.2 и 4.3 призваны продемонстрировать базовый подход при проектировании функциональных схем. Его основной смысл заключается в построении таких функциональных элементов, которые наиболее оптимально реализуют требуемые функции с одной стороны, и максимально приближены к элементной базе, изученной в дисциплине «Схемотехника цифровых устройств», с другой стороны. Кроме того, необходимо учитывать последующую реализацию функциональных элементов реальными элементами на принципиальной схеме. Это может иметь обратное влияние на решения, принятые при функциональном проектировании, что является частым и абсолютно нормальным фактом в процессах проектирования технических систем вообще.

В результате работы над разделом необходимо получить чертеж электрической функциональной схемы тестера, составить описание схемы и принятых при ее построении решений, и иметь четкое представление о процессах, протекающих в этой схеме.

4.2 Генератор тестовых наборов

В качестве примера функционального проектирования рассмотрим генератор тестовых наборов, структура которого показана на рисунке 3.6. Его схема включает конъюнктор, счетчик, ПЗУ и буфер шины.

Согласно исходным данным на проектирование объем теста составляет 55 слов. Следовательно, шестибитный выходной код, формируемый счетчиком, должен изменяться от 000000_2 до 110110_2 . Это обеспечит перебор нужных комбинаций на адресных входах ПЗУ. По достижении максимального выходного кода процесс тестирования должен автоматически остановиться. Для этого достаточно заблокировать тактовые импульсы на выходе генератора в формирователе управляющих сигналов. Тогда, например, можно применить компаратор кодов, который будет сравнивать код на выходе счетчика с заданным кодом, и при их совпадении блокировать тактовые импульсы. В нашем случае требуется компаратор на 12 входов (шестибитный код с выходов счетчика и шестибитный код максимального значения). Рассмотренное решение иллюстрируется на рисунке 4.4 и является очевидным, но избыточным по аппаратурным затратам.

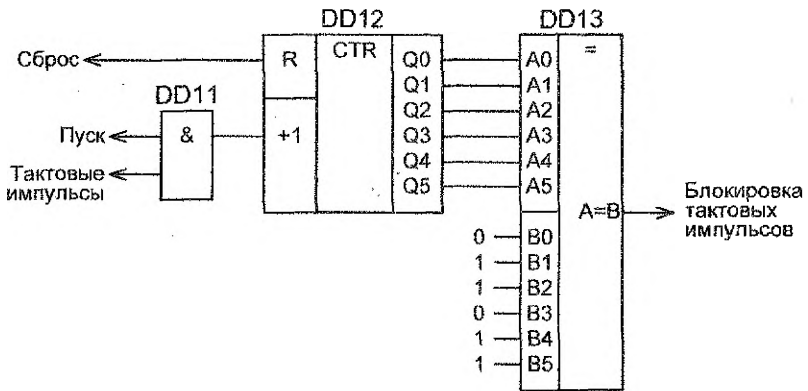


Рисунок 4.4 – Блокировка тактовых импульсов компаратором

Даже при поверхностном анализе схемы на рисунке 4.4 можно обнаружить, что достаточно отслеживать только появление единиц в максимальном коде на соответствующих выходах счетчика. Эту задачу легко решить простым конъюнктором на четыре входа, подключив его со-

гласно рисунку 4.5. Дополнительно выход конъюнктора можно использовать для индикации режима работы тестера. Оценивая сложность схем по количеству используемых выводов элементов, получаем 23 для схемы на рисунке 4.4 и 15 для схемы на рисунке 4.5. Выигрыш второй схемы очевиден.

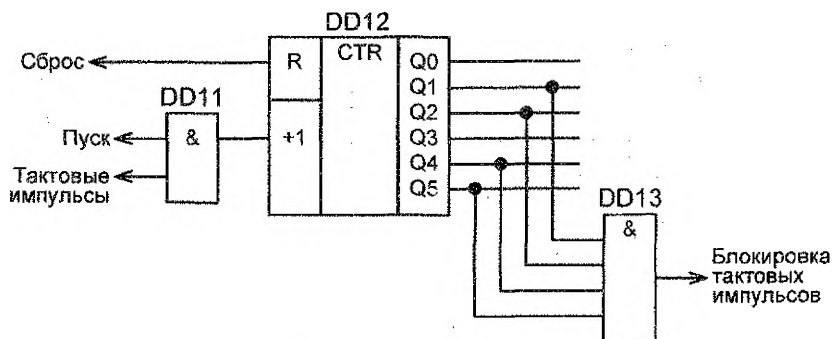


Рисунок 4.5 – Блокировка тактовых импульсов конъюнктором

Согласно рисунку 3.6 тестовые наборы хранятся в ПЗУ, которое имеет шесть адресных входов и одиннадцать выходов данных. Построить УГО соответствующего функционального элемента достаточно просто. Но прежде, обратим внимание на следующий за ПЗУ буфер. Его назначение – отключать выходные цепи тестера от объекта контроля для замены последнего. Однако подавляющее большинство ИМС ПЗУ оснащаются встроенным буфером выходов данных и соответствующим управляющим входом, что позволяет подключать несколько ПЗУ к одной шине данных. Воспользуемся этим фактом и заменим два структурных элемента ПЗУ и буфер одним функциональным элементом – ПЗУ с тристабильными выходами (DD14 на рисунке 4.6).

Итоговая функциональная схема генератора тестовых наборов приведена на рисунке 4.6. Она демонстрирует несколько важных моментов. Во-первых, структурный элемент конъюнктор замещен таким же функциональным элементом DD11. Во-вторых, структурный элемент счетчик замещен двумя функциональными элементами – счетчиком DD12 и конъюнктором DD13. И в-третьих, два структурных элемента ПЗУ и буфер замещены одним функциональным элементом – ПЗУ с тристабильными выходами.

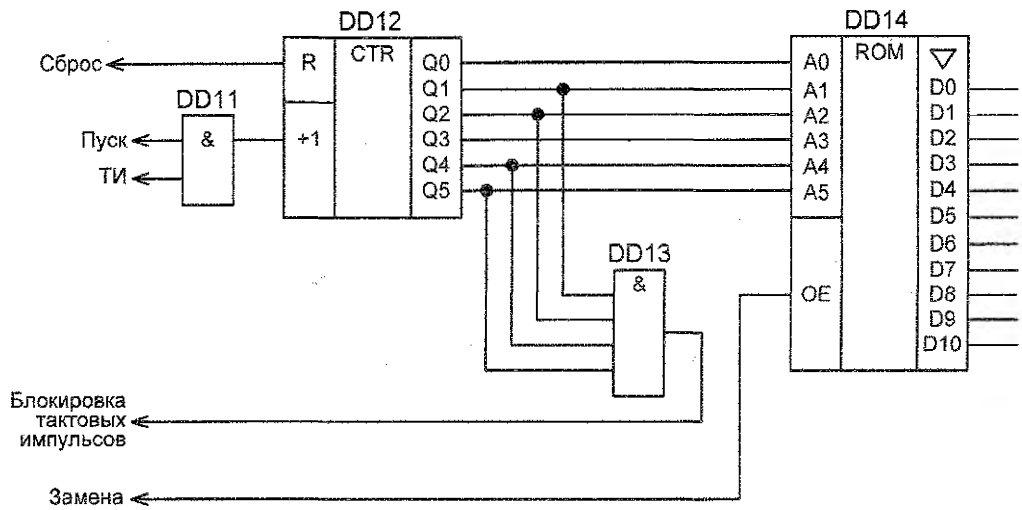


Рисунок 4.6 – Функциональная схема генератора тестовых наборов

5 РАЗРАБОТКА ПРИНЦИПИАЛЬНОЙ СХЕМЫ

5.1 Основы проектирования принципиальных схем

Задачами данного раздела являются:

- составление электрической принципиальной схемы тестера;
- разъяснение принятых схемотехнических решений;
- описание электрических и временных характеристик отдельных узлов и схемы в целом.

Эти задачи решаются реализацией функциональных элементов на реальных элементах с учетом характеристик последних и составлением соответствующих описаний. В результате функциональная схема трансформируется в принципиальную схему, которая:

- определяет полный состав элементов, входящих в изделие;
- отображает все связи между элементами;
- содержит характеристики элементов;
- дает детальное представление о принципах работы изделия.

Элемент электрической принципиальной схемы это составная часть схемы, которая выполняет определенную функцию в изделии и не может быть разделена на части, имеет самостоятельное назначение и собственное условное графическое обозначение. Примерами элементов являются резисторы, конденсаторы, микросхемы и т.п.

Принципиальную схему необходимо выполнять для изделия, находящегося в отключенном состоянии.

При анализе исходных данных были определены серии интегральных микросхем, которые могут использоваться для реализации принципиальной схемы тестера. В общей части раздела необходимо для каждой серии привести обобщенные параметры, такие, как диапазон питающих напряжений и соответствующие напряжения логических уровней, быстродействие, коэффициент разветвления по выходу, входные и выходные токи логических выводов.

5.2 Генератор тестовых наборов

Порядок принципиальной реализации рассмотрим на примере генератора тестовых наборов, функциональная схема которого показана на рисунке 4.6.

Логическая функция 2-И элемента DD11 реализуется ИМС 1561ЛИ2, 1564ЛИ1 и соответствующими зарубежными аналогами CD4081В, 54AC08. Выбор в пользу 1564ЛИ1 (или 54AC08) может быть сделан исключительно из-за ее меньшего времени переключения, кото-

рое при питающем напряжении +5 В и нормальных условиях составляет не более 24 нс по сравнению с 50 нс для 1561ЛИ2 и CD4081В. УГО и назначение выводов микросхемы показано на рисунке 5.1, а основные параметры приведены в таблице 5.1 [4].

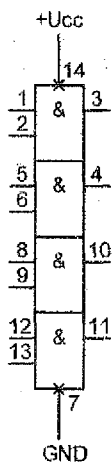


Рисунок 5.1 – УГО и нумерация выводов ИМС 1564ЛИ1

Таблица 5.1 – Параметры ИМС 1564ЛИ1 при питающем напряжении $U_{CC} = +5$ В и температуре окружающей среды $+25^{\circ}\text{C}$

Параметр	Обозначение	Значение	
		min	max
Входное напряжение низкого уровня, В	U_{IL}	-0,5	1
Входное напряжение высокого уровня, В	U_{IH}	3,5	5,5
Выходное напряжение низкого уровня, В	U_{OL}	-	0,1
Выходное напряжение высокого уровня, В	U_{OH}	4,5	-
Входной ток низкого уровня, мкА	I_{IL}	-	-0,1
Входной ток высокого уровня, мкА	I_{IH}	-	0,1
Время переключения Н→Л, нс	T_{PHL}	-	24
Время переключения Л→Н, нс	T_{PLH}	-	15
Ток на любом выходе, мА	I_o	-	25
Суммарный выходной ток, мА	$I_{\Sigma O}$	-	50

Очевидно, что для принципиальной реализации функционального элемента DD11 необходимо использовать только один вентиль ИМС 1564ЛИ1. Остальные три вентиля можно использовать для реализации функционального элемента DD13 4-И, соединив их по схеме рисунка 5.2. Такое решение минимизирует количество ИМС, применяемых в приборе, и избавит от поиска отдельной микросхемы, реализующей элемент DD13.

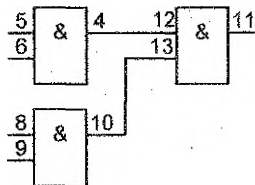


Рисунок 5.2 -- Реализация функции 4-И на ИМС 1564ЛИ1

Среди выбранных серий ИМС прямым аналогом функционального элемента DD12 (шестиразрядного двоичного счетчика) является единственная ИМС 176ИЕ1. Но рекомендуемое для ее питающее напряжение равно 9 В, что потребует изменения питания всех остальных элементов. Поэтому остановимся на ИМС 1564ИЕ19 – двух четырехразрядных счетчиках. Ее УГО показано на рисунке 5.3, а основные параметры приведены в таблице 5.2 [5]. Если соединить выход 1Q3 со входом C2, получим восьмиразрядный асинхронный двоичный счетчик со входами сброса и счета, который можно использовать для реализации функционального элемента DD12. При этом два старших выхода 2Q2 и 2Q3 просто не используются. На рисунке 5.4 изображены логические диаграммы работы ИМС.

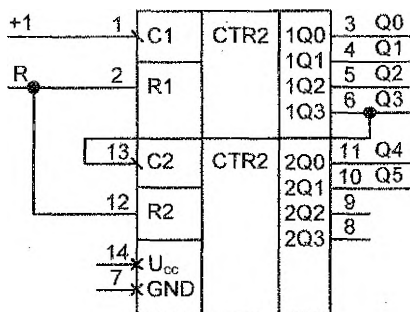


Рисунок 5.3 -- УГО ИМС двоичного счетчика 1564ИЕ19 и схема последовательного включения

Таблица 5.2 – Параметры ИМС 1564ИЕ19 при питающем напряжении $U_{CC} = +5$ В и температуре окружающей среды $+25^{\circ}\text{C}$

№	Параметр	Обозначение	Значение	
			min	max
	Входное напряжение низкого уровня, В	U_{iL}	-1,5	0,9
	Входное напряжение высокого уровня, В	U_{iH}	3,15	6,5
	Выходное напряжение низкого уровня, В	U_{oL}	-	0,26
	Выходное напряжение высокого уровня, В	U_{oH}	4,8	-
	Входной ток низкого уровня, мкА	I_{iL}	-	-0,1
	Входной ток высокого уровня, мкА	I_{iH}	-	0,1
	Время переключения Q0 по спаду С, нс	T_{PCQ0}	-	24
	Время переключения Q3 по спаду С, нс	T_{PCQ3}	-	58
	Ток на любом выходе, мА	I_o	-	5,2
	Ток потребления, мА	I	-	20

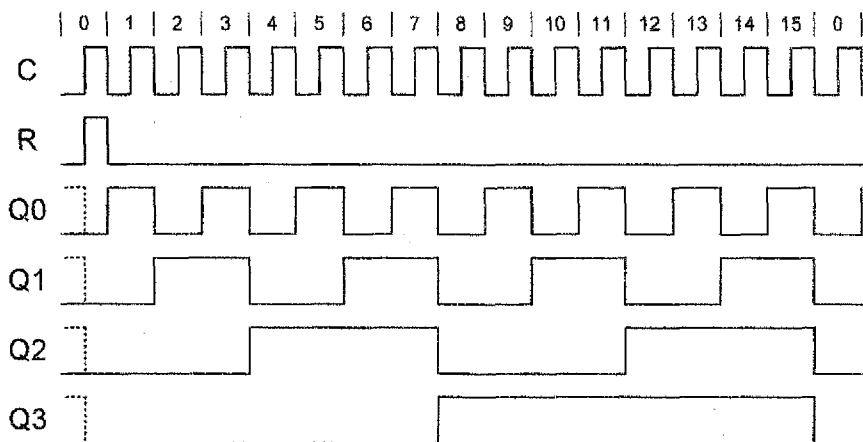


Рисунок 5.4 – Логические диаграммы работы ИМС 1564ИЕ19

Современные ИМС ПЗУ характеризуются высокой емкостью и малым временем выборки. Согласно функциональной схеме генератора тестовых наборов, показанной на рисунке 4.6, для хранения тестовых слов необходимо ПЗУ с организацией всего 64×11 . Учитывая учебный

характер выполняемой работы, рассмотрим парк устаревших ПЗУ подходящего объема, базирующихся на полевых транзисторах. К ним относятся серии КР558, К573 и др. Принимая во внимание необходимость питания от напряжения +5 В и наличие тристабильных выходов данных, остановимся на ИМС перепрограммируемого ПЗУ с ультрафиолетовым стиранием К573РФ2 [6]. УГО ИМС ПЗУ показано на рисунке 5.5, а основные параметры приведены в таблице 5.3. ПЗУ имеет организацию 2048×8. Следовательно, разрядность его запоминающей ячейки меньше, чем 11 битов у ROM DD14 на рисунке 4.6. Решением является параллельное включение двух ИМС ПЗУ (соединением одноименных входов), что обеспечит разрядность запоминающей ячейки 16 бит. Тогда пять выходов данных одной ИМС останутся неиспользуемыми.

ПЗУ К573РФ2 имеет два управляющих входа « \overline{CS} » и « \overline{OE} » статического инверсного типа. Вход « \overline{CS} » (Chip Select – выборка кристалла) используется для включения/выключения ПЗУ в каскадных схемах. В нашем случае на этот вход необходимо подать напряжение логического нуля. Вход « \overline{OE} » (Output Enable – разрешение выхода) управляет выходными каскадами выводов $D7...D0$. При наличии на входе « \overline{OE} » напряжения логического нуля выходные каскады ПЗУ включены и на выходы $D7...D0$ поступает информация из адресуемой ячейки. При подаче на вход « \overline{OE} » напряжения логической единицы выходные каскады закрываются, и выходы $D7...D0$ переходят в состояние высокого импеданса.

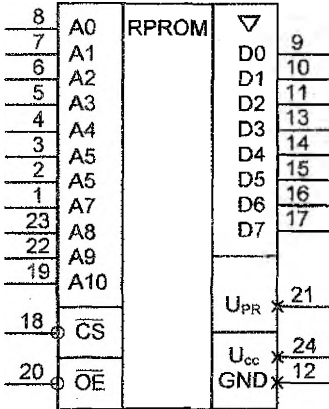



Рисунок 5.5 – УГО РПЗУ К573РФ2

Таблица 5.3 – Параметры ИМС К573РФ2 при питающем напряжении $U_{CC} = +5$ В и температуре окружающей среды $+25^{\circ}\text{C}$

Параметр	Обозначение	Значение	
		min	max
Выходное напряжение низкого уровня при выходном токе $I_{OL}=2,1$ мА, В	U_{OL}	0	0,4
Выходное напряжение высокого уровня при выходном токе $I_{OH}=0,4$ мА, В	U_{OH}	2,4	5
Входной ток низкого уровня, мкА	I_L	-	10
Входной ток высокого уровня, мкА	I_{IH}	-	10
Время выборки адреса, нс	$t_{A(A)}$	-	450
Ток потребления, мА	I	24	80

Результирующая принципиальная схема генератора тестовых наборов показана на рисунке 5.6. Конъюнкторы ИМС DD1 изображены разнесенным способом, поэтому каждый элемент имеет собственное позиционное обозначение. При этом выводы питания показаны только на одном элементе DD1.1. Отличительной особенностью изображения ИМС двоичных счетчиков DD2 является линия связи выхода 1Q3 со входом C2, которая сливается с общей линией УГО счетчиков. Такой прием допускается с целью уменьшения общей длины и количества изломов линии связи. Неиспользуемые входы ИМС обязательно подключаются к источнику напряжения такого логического уровня, который обеспечит предусмотренное функционирование элементов ИМС. На рисунке 5.6 такие входы имеются у ПЗУ DD3 и DD4. Все они подключены к питающей цепи 0 В, которая может обозначаться специальным знаком 

Используя принципиальную схему, необходимо проанализировать согласование использованных элементов по входным и выходным токам. С этой целью для каждого выхода подсчитываем количество подключенных к нему входов и суммарный ток, потребляемый этими входами, отдельно для уровня напряжения логического нуля и единицы. Полученные суммарные токи не должны превышать допустимые значения выходных токов соответствующих выходов. Например, выход 1Q1 ИМС DD2:4* соединяется со входами DD1.2:5, DD3:7 и DD4:7. Более удобной формой представления таких данных является таблица 5.4.

*После двоеточия указывается номер вывода ИМС

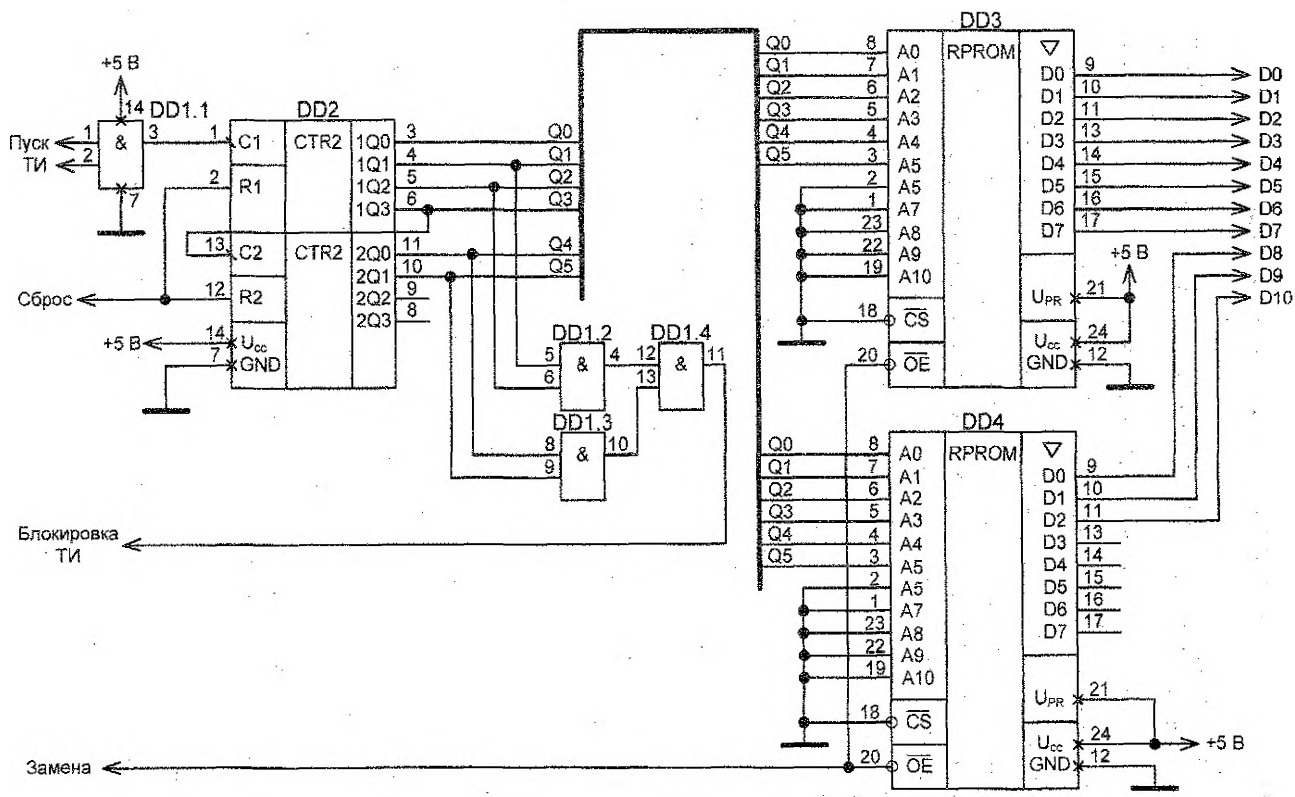


Рисунок 5.6 – Принципиальная схема генератора тестовых наборов

Таблица 5.4 – Расчет нагрузочных токов по выходу 1Q1 DD2:4

Выход	Выходной ток, мА	Вход / Потребляемый ток, мкА	Σ ток, мкА
DD2:4	$I_{OH} = 12,5$	DD1.2:5/0,1; DD3:7/10; DD4:7/10	20,1
	$I_{OL} = 12,5$	DD1.2:5/0,1; DD3:7/10; DD4:7/10	20,1

Значение $I_{OH} = 12,5$ мА является усредненным для 1564ЛИ1 и получается путем деления суммарного выходного тока $I_{ΣO} = 50$ мА на количество ее выходов, равное четырем. Суммарные нагрузочные токи в последней графе таблицы 5.4 намного меньше допустимых выходных токов. Следовательно, выход DD2:4 имеет согласованную нагрузку.

5.3 Тактирование узлов тестера

Для определения длительности периода тактовых импульсов, необходимо определить максимальное время распространения тактового импульса через схему тестера и затем умножить это время на два (предполагая, что объект контроля имеет аналогичную задержку). Все узлы тестера срабатывают последовательно друг за другом (кроме объекта контроля и эталонного объекта, которые работают параллельно). Поэтому достаточно определить задержки в каждом узле и затем их сложить.

В качестве примера рассмотрим расчет максимального времени распространения тактового импульса через схему генератора тестовых наборов. Для этого на принципиальной схеме с рисунка 5.6 необходимо выбрать самую длинную цепь распространения этого импульса. Согласно [5] и рисунку 5.4 двоичный счетчик 1564ИЕ19 срабатывает по спаду сигнала на счетном входе С1/С2. Следовательно, расчет необходимо вести от момента спада тактового импульса на входе конъюнктора DD1.1. В рабочем режиме в цепи «Пуск» должно присутствовать напряжение логической единицы, что определяет зависимость переключения конъюнктора только от сигнала в цепи «ТИ». Согласно таблице 5.1 задержка распространения спада входного сигнала на выход конъюнктора составляет $T_{PHL} = 24$ нс. Т.е. можно записать:

$$\tau_{DD1.1} = T_{PHL} = 24 \text{ нс.} \quad (5.1)$$

По данным из таблицы 5.2 время срабатывания на выходе Q0 счетчика 1564IE19 по спаду сигнала на его входе С составляет $T_{PCQ0} = 28$ нс. А на выходе Q3 уровень напряжения изменится только через $T_{PCQ3} = 54$ нс. Тогда каждый выход после Q0 будет переключаться через

$$(T_{PCQ3} - T_{PCQ0}) / 3 = (54 - 28) / 3 = 8,67 \text{ нс.} \quad (5.2)$$

Отсюда время переключения на выходе Q1 после спада на входе С составит

$$T_{PCQ1} = T_{PCQ0} + (T_{PCQ3} - T_{PCQ0}) / 3 = 28 + (54 - 28) / 3 = 36,67 \text{ нс.} \quad (5.3)$$

Учитывая последовательное включение счетчиков ИМС 1564IE19, общее время задержки от входа С1 до выхода 2Q1 составит

$$\tau_{DD2} = T_{PC1Q3} + T_{PC2Q1} = 54 + 36,67 = 90,67 \text{ нс.} \quad (5.4)$$

Код с выходов счетчика DD2 поступает на адресные входы ПЗУ DD3 и DD4, которые включены параллельно и, поэтому, достаточно учитывать задержку только на одной ИМС. Т.к. в рабочем режиме в цепи «Замена» присутствует уровень напряжения логического нуля, то выходные каскады ПЗУ будут открыты. Информация с выходов ПЗУ будет поступать в объект контроля и эталонный объект. В этом случае необходимо учитывать только время выборки адреса, которое согласно таблице 5.3 составляет 450 нс. Тогда можно записать

$$\tau_{DD3} = 450 \text{ нс.} \quad (5.5)$$

В результате, суммарное время задержки распространения сигналов в схеме генератора тестовых последовательностей от момента спада тактового импульса на входе конъюнктора DD1.1 до появления тестового слова на выходах ПЗУ DD3 и DD4 будет равно

$$\begin{aligned} \tau_{ГП} &= \tau_{DD1.1} + \tau_{DD2} + \tau_{DD3} = \\ &= 24 \text{ нс} + 90,67 \text{ нс} + 450 \text{ нс} = 564,67 \text{ нс.} \end{aligned} \quad (5.6)$$

Полученное время задержки является максимально возможным, т.к. при расчетах учитывались наибольшие из возможных времен переключения ИМС. Такой подход необходимо применять при расчете задержек в остальных узлах тестера, а затем простым суммированием получить максимальное время распространения тактового импульса через схему тестера.

ЛИТЕРАТУРА

1. Рабочая программа по дисциплине «Схемотехника цифровых устройств» для специальности «Промышленная электроника». – Брест: УО БрГТУ, Кафедра «ЭВМ и системы», 2016
2. Кодекс Республики Беларусь об образовании. Принят Палатой представителей 2 декабря 2010 г. Одобрен Советом Республики 22 декабря 2010 г. С изменениями и дополнениями от 5 сентября 2016 г.
3. Полупроводниковые БИС запоминающих устройств: Справочник / В. В. Баранов, Н. В. Бекин, А. Ю. Гордонов и др.; Под ред. А. Ю. Гордонова и Ю. Н. Дьякова. – М.: Радио и связь, 1987. – 360 с.: ил.
4. 1564ЛИ1ЭП [Электронный ресурс]. – Электрон. текстовые и граф. дан. (331 кбайт). – ОАО «ОКБ «Экситон», 2016 (<http://www.okbex-iton.ru/pdf/mc1564li1.pdf>). – 19.05.2016.
5. 1526ИЕ19ЭП [Электронный ресурс]. – Электрон. текстовые и граф. дан. (323 кбайт). – ОАО «ОКБ «Экситон», 2016 (<http://www.okbex-iton.ru/pdf/mc1564ie19.pdf>). – 20.05.2016.
6. 6КО.348.422-02 ТУ. К573РФ2. 16К (2К×8) РЕПРОГРАММИРУЕМОЕ ПЗУ С УЛЬТРАФИОЛЕТОВЫМ СТИРАНИЕМ ИНФОРМАЦИИ [Электронный ресурс]. – Электрон. текстовые и граф. дан. (212 кбайт). – ФГУП «НПП «Восток», 2002 (<http://www.vostok.nsk.su/files/pdf/K573RF2.pdf>). – 18.05.2016.
7. Шило, В.Л. Популярны́е микросхемы КМОП. Серия «Отечественные микросхемы и их зарубежные аналоги» / Справочник: Серии К176, К561, 564, КР1561, 1564. – М.: Ягуар, 1993
8. Аванесян, Г.Р., Беспалов, А.А. Униполярные интегральные микросхемы. Справочное пособие. – М.: Радио и связь, 2003. – 220 с.: ил. – (Массовая радиобиблиотека: Вып. 1264)

Приложение А
Титульный лист пояснительной записки

Министерство образования Республики Беларусь

Учреждение образования
«Брестский государственный технический университет»

Кафедра «ЭВМ и системы»

ТЕСТЕР КОМБИНАЦИОННЫХ СХЕМ

Пояснительная записка

к курсовому проекту по дисциплине
«Схемотехника цифровых устройств»

БрГТУ.012345.678 ПЗ

Листов 32

Разработал: _____ студент гр.ПЭ-2
И. С. Петров

Руководитель: _____ ст. препод. каф. «ЭВМ и С»
А. А. Скиптус

2016

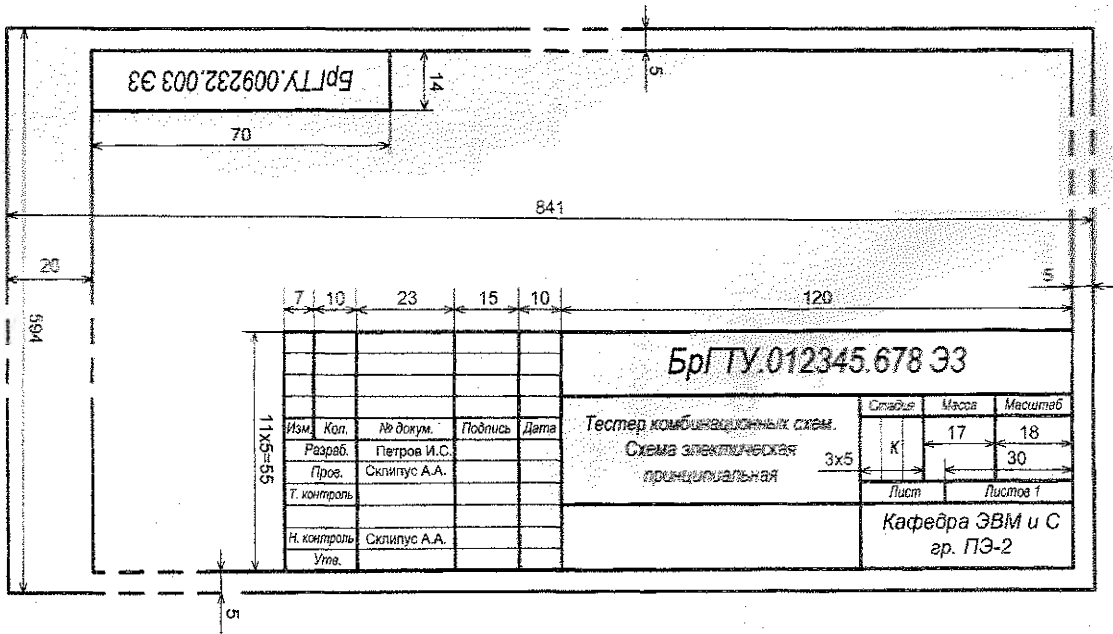
Приложение Б

Оформление листа содержания

	Стр.
Содержание	
ВВЕДЕНИЕ	4
1 СТРУКТУРНОЕ ПРОЕКТИРОВАНИЕ	5
1.1 Анализ исходных данных	5
1.2 Разработка структурной схемы	11
2 ФУНКЦИОНАЛЬНОЕ ПРОЕКТИРОВАНИЕ	14
2.1 Схема управления	14
2.2 Генератор тактовых импульсов	16
2.3 Генератор тестовых наборов	17
2.4 Схема сравнения	18
2.5 Схема контроля и индикации	19
3 РАЗРАБОТКА ЭЛЕКТРИЧЕСКОЙ ПРИНЦИПАЛЬНОЙ СХЕМЫ	21
3.1 Генератор тестовых наборов	21
3.2 Блок подсчета единиц	26
3.3 Индикатор ошибок	28
ЗАКЛЮЧЕНИЕ	30
ЛИТЕРАТУРА	31
Приложение А – БрГТУ.012345.678 ЭЗ	32

	7	10	23	15	10		15	15	20
						БрГТУ.012345.678 ПЗ			
	Изм	Лист	№ докум.	Подп.	Дата	Тестер комбинационных схем. Пояснительная записка	Лит.	Лист	Листов
							К	3	32
							Каф. ЭВМ и С		
							Гр. ПЗ-2		

Приложение В
 Оригинальная надпись чертежа (формат А1)



Учебное издание

Составитель:
Алла Арсеньевна Склипус

ТЕСТЕР КОМБИНАЦИОННЫХ СХЕМ

Методические указания
к курсовому проектированию
по дисциплине «Схемотехника цифровых устройств»
для студентов специальности
1-36 04 02 «Промышленная электроника»

Печатается в авторской редакции

Ответственный за выпуск: Склипус А.А.
Редактор: Боровикова Е.А.
Компьютерная верстка: Боровикова Е.А.

Подписано к печати 13.10.2017 г. Бумага «Снегурочка». Формат 60x84 1/16.
Гарнитура Arial Narrow. Усл. печ. л. 3,25. Уч. изд. л. 3,5.
Заказ № 1033. Тираж 50 экз. Отпечатано на ризографе
Учреждения образования
«Брестский государственный технический университет»
224017, г. Брест, ул. Московская, 267.