

ПОВЫШЕНИЕ КАЧЕСТВА СПЕЦИАЛИЗИРОВАННОГО ПО ПУТЕМ АВТОМАТИЧЕСКОЙ ГЕНЕРАЦИИ СПЕЦИФИКАЦИЙ

Г.Л. Муравьев, Ю.В. Савицкий, В.И. Хвещук

Брестский государственный технический университет,
кафедра интеллектуальных информационных технологий,
e-mail: mgl_work@mail.ru

Введение. Необходимый уровень качества программного обеспечения наряду с традиционными способами может быть обеспечен повышением степени абстрактности уровня проектирования, предоставлением разработчику возможности работать в терминах привычной предметной области, автоматической генерацией продуктов по спецификациям проектов.

Указанное составляет одну из тенденций в области автоматизации проектирования различных объектов. Так для универсального программирования - это возможность проектирования в CASE-системах, разработка ПО в стандарте UML, автоматическая генерация каркасов программ для выбранного средства программирования и платформы [1].

Здесь рассматривается организация системы, обеспечивающей разработку надежного специализированного ПО - исполнимых спецификаций проектов, программных моделей. В качестве исходных данных используются описания проектов на поведенческом уровне, выполненные с помощью программных компонентов языка VHDL (стандарты в области автоматизации проектирования VHDL'93 - ANSI/IEEE Std 1076-1993 и VHDL-AMS - Std 1076.1-1999) [2-3].

Проектирование на указанном уровне позволяет снижать размерность решаемых задач, ослабить ограничения на объем проектируемой аппаратуры, что актуально при разработке цифровой техники.

Особенности построения системы. Качество исполнимых спецификаций обеспечивается: - использованием верифицированных процедур, библиотек и шаблонов функций, поддерживающих все этапы разработки; - предоставлением пользователю возможности проектировать на поведенческом уровне описания проекта; - автоматическим порождением модельных спецификаций путем анализа описаний проектов и обработки их по заранее установленным правилам; - выбором в качестве средства внутреннего представления описаний проектов языка высокого уровня (ЯВУ) с развитыми вычислительными средствами и эффективным транслятором.

Указанное предполагает выполнение следующих этапов [4, 5]: - описание проекта в произвольном стиле языка VHDL в виде композиции параллельных операторов; - построение информационной базы описаний

проекта, удобной для проведения дальнейших преобразований; - трансформация исходных описаний в однородное промежуточное, состоящее из параллельных операторов одного типа process (такие описания отображают произвольные процессы проекта с любым числом состояний и конструктивно представляют собой алгоритмы преобразования сигналов в терминах последовательных операторов); - генерация функционально-адекватных исполнимых спецификаций на языке высокого уровня по процессным описаниям.

Кроме этого система должна обеспечивать необходимую информационную поддержку с учетом иерархичности проектов, степени их детализации и версий описания.

Инструментально система строится как совокупность информационного обеспечения (это библиотеки описаний проектов и ЯВУ-описаний проектов) и программного обеспечения. Последнее включает подсистемы первичной обработки описаний и генерации исполнимых спецификаций [5].

Подсистема первичной обработки обеспечивает анализ входных описаний проектов и заполнение библиотеки промежуточных описаний, представляющих собой наборы взаимосвязанных структур данных ЯВУ, описывающих компоненты и элементы компонентов VHDL-проектов произвольного стиля. Это структуры, отображающие декларативную информацию (описания интерфейсов, сигналов и т.п.), и структуры, отображающие функционирование архитектуры в виде составляющих ее параллельных и последовательных операторов. Функциональность операторов раскрывается через описание составляющих их выражений, результаты разбора которых (деревья термов) хранятся в виде списковых структур.

Подсистема генерации обеспечивает автоматизацию построения на языке высокого уровня исполнимых спецификаций, функционально адекватных исходным проектам, и готовых для последующего исполнения [5]. Исходными данными для подсистемы служат процессные описания из библиотеки промежуточных описаний проектов. А результатами являются готовые спецификации для организации имитационного моделирования. Подсистема включает модуль построения однородных, процессных описаний проектов, набор модулей для анализа описаний интерфейсов, архитектур, подпрограмм и функций проектов, а также модули генерации ЯВУ-описаний. Последние модули базируются на многократном применении генераторов кодов параллельных и последовательных операторов, которые рекурсивно используют анализаторы выражений для обработки описаний соответствующих списков.

Кроме этого, в процессе генерации спецификаций к ЯВУ-описанию проекта подключаются функции библиотеки обработки сигналов проекта, а также шаблоны (программы) средств управления, настраиваемые на интерфейс конкретного проекта, и необходимые для обеспечения исполнимости спецификации на уровне описанных в блоке процессов путем их запуска и синхронизации.

Заключение. В работе рассмотрен подход к повышению качества специализированного ПО путем организации автоматического получения исполнимых модельных спецификаций проектов устройств.

Применительно к языку VHDL рассмотрен состав и структура информационного, программного, лингвистического обеспечения системы, состав подсистем и их взаимодействие в ходе моделирования.

Рассмотрены исполнимые формы процессных описаний, ориентированные на реализацию средствами языков высокого уровня. Рассмотрены эквивалентные формы параллельных операторов, графы и варианты реализации процессов VHDL, пригодные для генерации исполнимых кодов.

Полученные результаты могут использоваться для построения подсистем, используемых в системах автоматизированного проектирования верхнего уровня.

ЛИТЕРАТУРА

1. Липаев, В.В. Программная инженерия. Методологические основы: Учеб. / В.В. Липаев; Гос. ун-т - Высшая школа экономики. - М.: ТЕИС, 2006. - 608 с.
2. Сергиенко А.М. VHDL для проектирования вычислительных устройств. - К.: "Корнейчук", 2003. - 208 с.
3. Поляков А.К. Языки VHDL и VERILOG в проектировании цифровой аппаратуры. - М.: "СОЛОН-Пресс", 2003. - 320 с.
4. Муравьев Г.Л., Шуть В.Н. Интерпретация VHDL-описаний, согласованная с процессным способом моделирования // Вестник БГТУ. - 2005. - № 5(35). - С. 81-84.
5. Муравьев Г.Л., Хвещук В.И. Построение моделей по описаниям, согласованным с процессным способом моделирования // Современные информационные компьютерные технологии mcIT-2008: сб. научн. ст. в 2 ч. / Гродно: ГрГУ, 2008. - Ч. 2. - С. 235-238.