

состояниями α процессов, временных цепей обрабатываемых сигналов и заблокированных процессов.

Модель процесса содержит секции: <обработка_сигналов> <управление_1.процессом>. Первая секция соответствует модифицированному графу алгоритма VHDL-процесса, включающего операторы функционального преобразования сигналов, операторы управления и операторы типа W синхронизации процесса. Каждому оператору W_i соответствует ждущее состояние процесса M_i ($i=1...n$), а вершине графа - фиктивное состояние M_0 , которое связано дугой с конечным состоянием M_n . При моделировании процесс может изменить или сохранить состояние что определяется параметрами W_i и графом процесса. Вторая секция определяет точку входа в секцию <обработка_сигналов> в зависимости от его состояния.

Генерация Си-модели производится на основе анализа проекта СБИС и включает: перевод произвольного VHDL-описания в процессное путем его препроцессорной обработки; построение Си-моделей; генерацию Си-аналогов последовательных операторов VHDL по заранее установленным правилам. Варианты генерируемого текста могут различаться в зависимости от статического или динамического режимов моделирования.

Для этого в произвольном VHDL-проекте, представляющем композицию параллельных операторов block, process, assertion, procedure_call, function_call, concurrent_signal_assignment, последовательно внешний и вложенные операторы block (или architecture) заменяются множеством составляющих их параллельных операторов с учетом охранных выражений. Каждый из оставшихся операторов заменяется множеством эквивалентных последовательных операторов, образующих процесс и список чувствительности, который трансформируется в Си-модель процесса.

В докладе приведены эквивалентные Си-формулы для всех типов последовательных операторов VHDL, а также правила отображения подпрограмм (функций и процедур), имен, типов данных, операций и выражений. Приведена структура соответствующего программного обеспечения и алгоритмы генерации Си-моделей проекта.

Обработка битовых векторов при моделировании в САПР СБИС

Г.Л.Мурашев, Д.Б.Островский

Эффективность моделирования проектов СБИС на верхних уровнях описания во многом определяется скоростью обработки битовых векторов произвольной длины. Так как языки программирования, поддерживающие моделирование проектов с языка проектирования высокого уровня VHDL, не

обладают средствами их обработки, то необходимо иметь соответствующий инструментарий.

Задача сводится к выбору внутреннего представления векторов, обеспечивающего корректное по синтаксису использование в конструкциях VHDL и быструю обработку. Используются специализированные структуры: упакованный массив базовых элементов языка высокого уровня для хранения переменной и служебная структура, описывающая область (адрес и смещение) и формат ее хранения и обеспечивающая мобильность, самоопределение данных и реализацию пересылок путем изменения описательных структур.

При использовании описываются базовые типы, объявляются переменные, инициализируются служебные структуры и значения векторов, описываются формулы. При обработке в качестве параметров пересылаются только адреса служебных структур.

Подход реализован на ПЭВМ в среде Турбо Си в виде библиотечных функций, используемых автономно для обработки значений нестандартной длины, моделирования микропрограмм, и в САПР СБИС совместно с препроцессором, обеспечивающим генерацию вызовов функций по исходному VHDL-описанию.

Наблюдение переходных процессов в р-п структурах

В.А.Суслов, Д.Б.Лович, А.А.Паук

Переходные процессы являются рабочими для цифровых электронных схем, и могут возникать практически в любой аналоговой схеме, например, при коммутации. Наиболее типичным является переходной процесс в ветви электронной схемы, содержащей последовательно соединенный р-г переход (диод, переход транзистора или другого полупроводникового прибора). Имеющиеся в литературе соотношения, описывающие кинетику электрических процессов в таких схемах, базируются на представлениях физики полупроводников и достаточно строги с математической точки зрения. Однако, они практически не пригодны для инженерных расчетов, поскольку содержат неопределенные параметры.

С целью определения феноменологических закономерностей изменения напряжений и токов на р-п структурах нами проведены систематические экспериментальные исследования диодных схем в режиме переключения. Кинетика переходных процессов наблюдалась как на различных типах полупроводниковых диодов (универсальные, импульсные, выпрямительные, стабилитроны) так и на биполярных транзисторах в диодных включениях. По конструкции исследованные приборы варьировались от точечных и главных