

5. Ковалев А. В. Диагностика сетей Петри // Методы и алгоритмы логического проектирования .- Минск: Ин-т техн. Кибернетики АНБ, 1995, С. 38-48
6. Короткевич А. Г. Анализ корректности α -сетей // Логическое проектирование .- Минск: Ин-т техн. Кибернетики АНБ, 1996, С. 86-96
7. Поттосин Ю. В. Генерирование параллельных автоматов // Методы и алгоритмы логического проектирования .- Минск: Ин-т техн. Кибернетики АНБ, 1995, С. 132-142
8. Короткевич А. Г. Метод конструирования корректных ПРАЛУ-алгоритмов // Логическое проектирование .- Минск: Ин-т техн. Кибернетики АНБ, 1996, С. 97-106
9. Закревский А. Д. Элементы теории α -сетей // Проектирование систем логического управления .- Минск: Ин-т техн. Кибернетики АН БССР, 1986, С. 4-12

УДК 681.00

СИСТЕМА ИМИТАЦИОННОГО МОДЕЛИРОВАНИЯ МУЛЬТИМИКРОПРОЦЕССОРНЫХ УПРАВЛЯЮЩИХ ВЫЧИСЛИТЕЛЬНЫХ КОМПЛЕКСОВ РЕАЛЬНОГО ВРЕМЕНИ

Радшиевский В. А.

*Белорусский государственный университет
информатики и радиоэлектроники*

В настоящее время развитие технических средств (ТС) вычислительной техники, появление весьма компактных и надёжных малогабаритных вычислительных устройств (микропроцессоров и построенных на их основе микро-ЭВМ) качественно изменили подход к проблемам управления и проектирования систем АСУ ТП. Все эти ТС

обычно объединяется в распределенные системы обработки информации, называемые мультимикропроцессорными управляющими вычислительными комплексами (ММПГУВК) реального времени (РВ).

Математической основой проектирования программного обеспечения ММПГУВК является теория параллельного программирования. При проектировании ММПГУВК РВ должны учитываться оценки времени выполнения отдельных задач и производиться согласование их с циклическим режимом работы и частотой выдачи управляющей информации. Загрузка каждого из процессоров может быть организована по правилам мультипрограммной обработки с учетом частичной упорядоченности задач и их относительного приоритета. Частичная упорядоченность задач (т.е. определенные разработчиком связи по информации и управлению между ними) является основным фактором, препятствующим полной загрузке всех процессоров несмотря на высокие требования к использованию всех вычислительных ресурсов.

В таком аспекте проблему распараллеливания можно представить как две взаимно обратные задачи распараллеливания [4].

- Задача 1. Для заданного комплекса информационно и по управлению взаимосвязанных задач (параллельной программы), заданной архитектуры вычислительной системы, заданного ограничения на допустимое время вычислительного процесса выбрать комплектацию вычислительной системы минимальной стоимости.
- Задача 2. Найти план решения за минимальное время заданного комплекса информационно и по управлению взаимосвязанных задач на данной вычислительной системе.

Решение задач 1 и 2 обычно производится на этапе функционального проектирования вычислительного комплекса. Традиционными методами функционального проектирования являются экспериментальное исследование и имитационное моделирование на программной модели комплекса, требующее большой вычислительной мощности ЭВМ.

В настоящее время сети Петри популярны как наглядный формальный аппарат для моделирования сложных систем, в частности содержащих параллельные процессы. Хорошо исследованы возможности таких их расширений, как стохастическо-детерминированные временные сети Петри, синхронные сети Петри с приоритетами, E-сети, окрашенные сети Петри и т.д.

К сожалению, при таких расширениях становятся неразрешимыми многие формальные свойства аппарата сетей Петри и модель исследуется в рамках чисто имитационного подхода. В то же время имитационный подход к моделированию можно реализовать более адекватными и удобными средствами, чем сети Петри.

В работе описан один из аппаратов имитационного моделирования параллельных процессов и реализующая его инструментальная система моделирования.

Основные определения и правила работы с предлагаемой моделью. Модель ММПУВК есть кортеж вида

$$G = \langle V, D, F^D, T, F^T, R, F^R, S, P \rangle,$$

где $V = \{v_1, \dots, v_n\}$ - множество событий (дуг);

$D = \{d_1, \dots, d_m\}$ - множество действий (вершин);

T - множество времён, в течение которых выполняется множество действий D ;

F^D - отношение инцидентности, сопоставляющее каждому элементу $v_j \in V$ два элемента множества D ;

$F^T: D \rightarrow T$ - весовая функция, задающая время действия $\tau \in T$, соответствующее вершине d_j ;

R - множество сообщений (ресурсов) модели;

$F^R: R \rightarrow D$ - отображение множества сообщений на множество вершин, сопоставляющее каждому элементу множества R два элемента множества D ;

S - отношение эквивалентности на множестве D , выделяющее в D классы эквивалентности, представляющие собой подмножества s_1, s_2, \dots, s_p вершин. Действия, сопоставляемые вершинам, принадлежащих одному классу, не могут выполняться одновременно;

P - отношение частичного порядка на D , образующее пары вершин типа (d_i, d_j) , такие, что предполагается выполнение действия, соответствующего вершине d_i , до выполнения действия, соответствующего вершине d_j ;

Отношения P, S , временные и структурные параметры модели задают предшествование и одновременность выполнения действий в явном виде. Конфликты при использовании общих ресурсов (сообщений) также влияют на последовательность выполнения действий. Движение маркеров моделирует выполнение процессов, потоки заявок и т. п. Текущее состояние модели определяется её маркировкой

$$\mu = (\mu^F),$$

где $\mu^F: V \rightarrow N$, N - целое, причём $N \geq 0$, т. е. $\mu = \left(\begin{matrix} F \\ \mu_0, \dots, \mu_h \end{matrix} \right)$, $h = |V|$

и $\forall \mu_i \in N$ - распределение маркеров по вершинам;

В результате переходов маркерам по дугам модель из одного текущего состояния трансформируется в другое, в соответствии с правилами, определяемыми используемой дисциплиной диспетчеризации. Синхронизация переходов регулируется отношениями P, S, F^R . Из изложенного следует, что рассматриваемая модель позволяет представлять параллельные процессы.

Литература

1. Барский А. Б. Параллельные процессы в вычислительных системах. Планирование и организация. - М.: Радио и связь, 1990. - 256 с.
2. Лескин А.А., Мальцев П.А., Спиридонов А.М. Сети Петри в моделировании и управлении. -Л.:Наука, 1989. -133 с.
3. Назаров С. В. Операционные системы специализированных вычислительных комплексов: Теория построения и системного проектирования. -М.: Машиностроение, 1989. -400 с.
4. Лосич В.А., Радишевский В.А., Склигус Б.Н. Разработка инструментальных средств мультимикропроцессорной системы управления: Отчет по НИР / Минский радиотехнический институт.-ХД - 87-1047; №ГР 01.87.0089780, Инв. №02890035756 -Минск, -1988.

УДК 681.3.14./21

ПРИМЕНЕНИЕ PLD ДЛЯ СИНТЕЗА УПРАВЛЯЮЩИХ АВТОМАТОВ

Соловьев В.В., Ожигина М.П., Васильев А.Г.

*Белорусский государственный университет
информатики и радиоэлектроники*

В настоящее время **Programmable Logic Devices (PLD)** широко применяются при построении управляющих автоматов (УА). Основной интерес вызывают **Programmable Logic Arrays (PLA)** [2] и **Programmable Array Logic (PAL)**. **PAL**, имеющую n входов и m выходов, будем обозначать **PAL(n,m)**. Структура регистровой **PAL** и её отличия от структуры **PLA** приведены в [1].

Пусть функционирование УА описывается на языке граф-схем алгоритмов (ГСА). УА характеризуется числом L входных переменных множе-