

УДК 681.3

## ПОСТРОЕНИЕ НЕИЗБЫТОЧНЫХ IDDQ ТЕСТОВ

*Янушкевич А.И.*

*Белорусский государственный университет  
информатики и радиоэлектроники*

В настоящее время большое внимание уделяется проблеме построения тестов, ориентированных на обнаружение мостиковых неисправностей КМОП схем вентиляного уровня [1-3]. В данной работе предлагается метод построения избыточных IDDQ тестов, позволяющий ускорить процесс синтеза тестов, содержащих избыточные тестовых наборов.

При наличии определенных физических дефектов, в частности мостиковых, статический ток, протекающий в КМОП схеме, становится достаточно большим и может достигать несколько десятков и даже сотен мА. Таким образом, при наличии соответствующей чувствительной аппаратуры, способной контролировать изменение тока в пределах нескольких десятков мкА, могут быть обнаружены мостиковые дефекты. В качестве модели неисправности технология IDDQ тестирования использует мостиковую модель неисправности (МН), которая наилучшим образом отражает процессы, происходящие при замыкании двух полюсов схемы [1-3]. МН между двумя полюсами схемы может быть обнаружена в результате измерения статического тока (Iddq контроль), потребляемого КМОП схемой. Так, если существует МН между двумя полюсами, то для ее обнаружения необходимо один из полюсов установить в логический "0", а другой - в логическую "1" или, наоборот. В результате в схеме будет протекать большой статический ток, свидетельствующий о наличии неисправности.

Одним из наиболее часто используемых методов построения избыточных тестов является метод «перебора входных тестовых наборов»[4],

## 5. Диагностика вычислительной техники

модификации которого используются при синтезе IDDQ тестов [1]. Метод [4] основан на проверке тестовых наборов, последовательно подаваемых на анализируемую схему. Так, если тестовый набор обнаруживает хотя бы одну неисправность, не обнаруживаемую ни одним из поданных ранее тестовых наборов, то данный тестовый набор включается в тест TEST. Из вышесказанного следует, что последний тестовый набор, включенный в тест TEST, является неизбыточным, т.е. его нельзя удалить, не уменьшив покрывающей способности теста. Повторим данную процедуру построения теста только на множестве тестовых наборов, составляющих ранее найденный тест TEST, начав ее с подачи вышеупомянутого неизбыточного набора. В результате будет получен тест  $TEST_1$ , с числом наборов  $N_1$  меньшим или равным числу наборов  $N$  в первоначальном тесте TEST. В отношении последнего из включенного в тест  $TEST_1$  тестового набора опять будет верно утверждение о его неизбыточности. Указанная процедура выполняется  $m$  раз, где  $m \leq (N - 1)$ , и заканчивается тогда, когда тест  $TEST_m$  состоит из последних наборов ранее построенных  $m+1$  проверяющих тестов TEST,  $TEST_1, \dots, TEST_m$ . Поскольку каждый из  $N_m$  наборов теста  $TEST_m$  неизбыточен, то этот тест также является неизбыточным.

Чтобы ускорить процесс нахождения неизбыточных тестовых наборов, предлагается для каждого  $j$ -ого тестового набора вычислять значение  $\Delta_j$ , определяющее количество мостиковых неисправностей, которое обнаруживает данный тестовый набор и не обнаруживает ни один из оставшихся  $N-1$  тестовых наборов. Вычислив значения  $\Delta_j$  для каждого  $j$ -ого тестового набора, можно разделить множество тестовых наборов  $T$  на два подмножества:  $T_1$ , состоящее из тестовых наборов, для которых значение  $\Delta > 0$ , и  $T_2$ , состоящее из тестовых наборов, для которых значение  $\Delta = 0$ . Таким образом, множество  $T_1$  будет состоять из неизбыточных тестовых наборов, поскольку каждый тестовый набор  $t_j$ ,  $t_j \in T_1$ , обнаруживает хотя бы одну неисправность, которую не обнаруживает ни один из оставшихся  $N-1$  тестовых наборов. Следовательно, все тестовые наборы, принадлежащие под-

множеству  $T_1$ , необходимо включить в результирующий тест TEST. Далее из множества возможных МН исключим множество МН, обнаруживаемое тестовыми наборами, входящими в тест. Для полученного множества МН и тестовых наборов, принадлежащих множеству  $T_2$ , выполним процедуру «перебора входных тестовых наборов», что в итоге позволит из множества  $T_2$  выбрать избыточные тестовые наборы и включить их в результирующий тест TEST. Поскольку каждый  $j$ -ый набор из теста TEST является избыточным, то следует, что этот тест TEST также является избыточным.

Для реализации приведенного выше алгоритма необходимо на первом этапе вычислить значение  $\Delta_j$  для каждого  $j$ -ого тестового набора из множества  $T$ . В общем, случае значение  $\Delta_j$  для  $j$ -ого тестового набора  $t_j$  можно определить при помощи следующего соотношения:

$$\Delta_j = FC(T) - FC(T^j) \quad (1)$$

где  $FC(T)$  - число мостиковых неисправностей, обнаруживаемых множеством тестовых наборов  $T$ ;  $FC(T^j)$  - число мостиковых неисправностей обнаруживаемых множеством тестовых наборов  $T^j$ , причем  $T^j = T \setminus t_j$ .

Для определения значений  $FC(T)$  и  $FC(T^j)$  можно использовать тестовую матрицу, описанную в работе [3]. Отметим, что построение тестовой матрицы требует больших аппаратных затрат, а вычисление значений  $FC(T)$  и  $FC(T^j)$  требует выполнение процедуры сравнения столбцов тестовой матрицы, что влечет за собой большие временные затраты. В связи с этим предлагается производить сравнение не столбцов матрицы  $H$ , а их сигнатур, вычисляемых в соответствии со следующей функцией:

$$Z_i = f(h_{1i}, h_{2i}, \dots, h_{Ti}) \quad (2)$$

где  $h_{ji}$  - значение  $i$ -ого полюса схемы, при подаче на входы схемы  $j$ -ого тестового набора.

Основная проблема при нахождении значений  $FC(T^j)$  заключается в том, как производить преобразование сигнатур  $Z_i$  так, чтобы исключить влияние  $j$ -ого тестового набора. Поскольку каждая сигнатура столбца есть функция (2), то необходимо определить данную функцию таким образом,

чтобы можно было производить соответствующие изменения значений сигнатур без больших временных и аппаратных затрат. Такая функция может иметь следующий вид:

$$f(h_{1i}, h_{2i}, \dots, h_{ji}, \dots, h_{Ti}) = \sum_{k=1}^T \oplus h_{ki} F(k) \quad (3)$$

где  $F(j)$  — некоторая функция, зависящая от  $j$ -ого тестового набора.

Для определения новых значения сигнатур столбцов  $Z_i'$  матрицы  $H$  без учета влияния  $j$ -ого тестового набора, достаточно модифицировать каждую сигнатуру  $i$ -ого столбца следующим образом:

$$Z_i' = f(h_{1i}, h_{2i}, \dots, h_{ji}, \dots, h_{Ti}) \oplus h_{ji} F(j) = h_{ji} F(j) \oplus \sum_{k=1}^T \oplus h_{ki} F(k) \quad (4)$$

Таким образом, для вычисления значения  $FC(T^j)$  для каждого тестового набора необходимо выполнить операцию (4) над сигнатурами столбцов (2) тестовой матрицы.

Предложенный метод, может быть, применим для построения избыточных IDDQ тестов, как для комбинационных, так и последовательностных цифровых схем.

### Литература:

1. S. Chakravarty, P. Thadikaran, "A Study of IDDQ Subset Selection Algorithms for Bridgings Fault", ITC 1994, pp.403-411.
2. В.Н. Ярмолик, А.И. Янушкевич, М.Г. Карповски, «Iddq Тестирование Итерационных Структур, Реализованных на КМОП-логике», Микроэлектроника Том 26, Номер 2, Март-Апрель 1997, № 2, с.211-215.
3. "Диагностика мостиковых неисправностей КМОП схем.", Ярмолика В. Н., Янушкевича А. И., Иванюка А.А., сборник трудов 2-ой международной конференции "Автоматизация проектирования дискретных систем", ИТК, г. Минск. 1997, с.14-19.

4. "Основы технической диагностики". Кн.1. "Модели объектов, методы и алгоритмы диагноза". Под ред. П.П. Пархоменко. М., «Энергия», 1976.

УДК 681.3

## **СИНТЕЗ ГЕНЕРАТОРА ТЕСТОВЫХ ВОЗДЕЙСТВИЙ ДЛЯ САМОТЕСТИРОВАНИЯ АНАЛОГО-ЦИФРОВЫХ УСТРОЙСТВ.**

*Шмидман А.М.*

*Белорусский государственный университет  
информатики и радиоэлектроники*

### **1. Введение**

В середине 70-х годов достижения в технологии изготовления интегральных схем (ИС) позволили выпускать аналого-цифровые устройства в виде единой ИС, выполненной по КМОП (CMOS) или Биполярной/КМОП (BiCMOS) технологии [1]. Однако, изготовление аналого-цифровых устройств в виде единой ИС вызвало ряд проблем, связанных с проверкой работоспособности данных устройств. Это связано с невозможностью доступа ко внутренним точкам схемы для подачи тестовых воздействий и снятия реакций тестируемой схемы. Для решения данной проблемы используется подход, который основан на том, что источник тестовых воздействий и анализатор реакций размещаются непосредственно в проектируемом модуле (кристалле или ТЭЭе) [2], то есть на встроенном самотестировании (ВСТ).

При синтезе самотестируемой структуры аналого-цифрового устройства необходимо, чтобы [1]: